

CURRÍCULUM VITAE

ROBERTO STACK MURPHY ARTEAGA

CONTENIDO

Datos Generales	1
Formación Académica.....	2
Grados Académicos	3
Trabajos Desempeñados	4
Resumen de Actividades Académicas	6
Publicaciones más recientes	7
Artículos en Revistas Científicas Periódicas	8
Artículos en Memorias de Congresos.....	13
Resúmenes en Congresos	23
Reportes Técnicos.....	26
Artículos de Divulgación y Política Científica.....	27
Tesis y Libros	30
Presentaciones en Congresos y Conferencias.....	31
Citas Bibliográficas Externas	42
Cursos Impartidos	64
Tesis Dirigidas	77
Dirección de Proyectos Externos.....	80
Cursos de Educación Continua	81
Membresías.....	82
Participación en Comités Organizadores de Conferencias	83

CURRÍCULUM VITAE

DATOS GENERALES

NOMBRE: Roberto Stack Murphy Arteaga
FECHA DE NACIMIENTO: 3 de enero de 1960
LUGAR DE NACIMIENTO: México D.F.

DIRECCIÓN PROFESIONAL: Instituto Nacional de Astrofísica, Óptica y
Electrónica (INAOE)
Luis Enrique Erro # 1
Tonantzintla, Puebla
72840, MEXICO
(52) (222) 266 31 00, ext. 3501, 1407.
Fax: (52) (222) 247 27 42

DOMICILIO: 15 Sur 512, Manzana 3, Lote 7
Plazuelas de Zerezotla
San Pedro Cholula
(52) (222) 954 3000
72764, Cholula, Puebla, México

CORRESPONDENCIA: 15 Sur 512, Manzana 3, Lote 7
Plazuelas de Zerezotla
San Pedro Cholula
(52) (222) 954 3000
72764, Cholula, Puebla, México

CORREO ELECTRÓNICO: rmurphy@ieee.org

1.- FORMACIÓN ACADÉMICA

Profesional: Sep. 1978-May. 1982

St. John's University. Collegeville, Minnesota, EE. UU.

Maestría: Sep. 1986-Nov. 1988

Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla, México.

Doctorado: Ago. 1993- Jul. 1997

Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla, México.

2.- GRADOS ACADÉMICOS

Bachelor of Science (Licenciatura):

En Física, 23 de mayo 1982, St. John's University, Collegeville, Minnesota, EE. UU.

Maestría en Ciencias:

Especialidad en Microelectrónica, 30 de noviembre de 1988, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla, México.

Doctorado en Ciencias:

Especialidad en Electrónica, 4 de julio de 1997, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla, México.

3.- TRABAJOS DESEMPEÑADOS

Abr. 1983-jun. 1987:

Maestro de Inglés, en sucursales División del Norte, San Ángel y Puebla de “Interlingua”, propiedad de “Idiomas S.A.”. Génova # 33-105. Colonia Juárez. México D.F.

Ago. 1987-dic 2007:

Maestro de tiempo parcial en las escuelas de Ingeniería Electrónica y Comunicaciones, Ingeniería de Sistemas de Cómputo y de Ciencias y Matemáticas. Universidad de las Américas, Sta. Catarina Mártir, Cholula, Puebla.

Dic. 1988-dic 1991:

Investigador Asociado “B”, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Diciembre 1 1988 a diciembre 15 1991.

Dic. 1991-oct. 1999:

Investigador Asociado “C”, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Diciembre 16 1991 a octubre 31, 1999.

Ago. 1994-agosto. 1995:

Investigador visitante en el “Interuniversitair Micro-Elektronica Centrum” (IMEC) en Heverlee, Bélgica.
Agosto 23 1994 a agosto 15 1995.

Nov. 1999 a mayo 2005:

Investigador Titular “A”, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Noviembre 1° 1999 a 31 de mayo 2005.

Feb. 2001 a marzo 2006:

Coordinador Docente, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Febrero 16 2001 a marzo 15 2006.

Junio 2005 a julio 2017:

Investigador Titular “B”, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Junio 1 2005 a julio 31, 2017.

Marzo 2006 a diciembre 2013:

Director de Formación Académica, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Marzo 16 2006 a 31 de diciembre 2013.

Enero 2014 a febrero de 2016:

Director de Investigación, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Enero 1, 2014 a 29 de febrero de 2016.

Agosto 2017 a la fecha:

Investigador Titular “C”, Instituto Nacional de Astrofísica, Óptica y Electrónica, Tonantzintla, Puebla. Agosto 1 2017 a la fecha.

4.- RESUMEN DE ACTIVIDADES ACADÉMICAS

Artículos en revistas científicas periódicas	37
Artículos en memorias de congresos	84
Resúmenes en congresos	29
Reportes técnicos	5
Artículos de divulgación y política científica	25
Tesis y libros	6
Citas bibliográficas externas	195
Tesis dirigidas terminadas	26
Doctorado	9
Maestría	15
Licenciatura	2
Cursos a nivel licenciatura	37
Cursos de postgrado	86
Presentaciones en congresos y conferencias	104

PUBLICACIONES MÁS RECIENTES

“Development of Thick Film, CMOS Compatible Planar Millimetre-Wave Antenna for Antennas in Package Applications”, L.K. Sandoval, R. Murphy, *Microsystem Technologies*, Vol. 23, No. 7, julio 2017, pp. 2927-2930.

“Analytical Model Parameter Determination for Microwave On-Chip Inductors up to the Second Resonant Frequency”, J. Valdés, R. Torres, R. Murphy, *Memoria Técnica de 2017 International Caribbean Conference on Devices, Circuits and Systems (ICCDCS 2017)*, Cozumel, Mexico, junio 5-7, 2017, pp. 25-28.

“On the Extraction Methods for MOSFET Series Resistance and Mobility Degradation using a Single Test Device”, A.Ortiz, A. Sucre, F. Zárate, R. Torres, R. Murphy, J.J. Liou, F. García, *Memoria Técnica de 2017 International Caribbean Conference on Devices, Circuits and Systems (ICCDCS 2017)*, Cozumel, Mexico, junio 5-7, 2017, pp. 15-20.

“A review of DC extraction methods for MOSFET series resistance and mobility degradation model parameters”, A. Ortiz, A. Sucre, F. Zárate, R. Torres, R. Murphy, J.J. Liou, F. García, *Microelectronics Reliability*, Vol. 69, February 2017, pp. 1-16.

“Conductance-to-Current-Ratio-Based Parameter Extraction in MOS Leakage Current Models”, A. Ortiz, A. Sucre, R. Torres, J. Molina, R. Murphy, F. García, *IEEE Transactions on Electron Devices*, Vol. 63, No. 10, October 2016, pp. 3844-3850.

“Tunable Matching Network for Accurate Impedance Measurement of On-Chip and PCB Millimeter-Wave Antennas”, L.K. Sandoval, R. Murphy, *Microwave and Optical Technology Letters*, Vol. 58, No. 10, octubre 2016, pp. 2516-2518.

“A DC Method to Extract Mobility Degradation and Series Resistance of Multifinger Microwave MOSFETs”, A. Sucre, F. Zárate, A. Ortiz, R. Torres, F. García, J. Muci, R. Murphy, *IEEE Transactions on Electron Devices*, Vol. 63, No. 5, mayo 2016, pp. 1821-1826.

“Characterization of Hot-Carrier-Induced RF-MOSFET Degradation at Different Bulk Biasing Conditions From S-Parameters”, F. Zárate, D. García, V. Vega, R. Torres, R. Murphy, *IEEE Transactions on Microwave Theory and Techniques*, Vol. 64, No. 1, enero 2016, pp. 125-132.

5.-ARTÍCULOS EN REVISTAS CIENTÍFICAS PERIÓDICAS

- | | | |
|-------------|-------------|---|
| 1991 | 5.01 | “Die-Punch Test Study and Relationship to Delta V_{BE} ”, M. Aceves, L. Paredes, R. Murphy. IEEE Transactions on Components, Hybrids and Manufacturing Technology, Vol. 14, No. 4, diciembre 1991, pp. 900-903. |
| | 5.02 | “Caracterización de un Proceso de Fabricación de Circuitos Integrados CMOS”. M. Linares, R. Murphy, W. Calleja, Ingeniería Electrónica Automática y Comunicaciones, La Habana, Cuba, Vol. XII, No. 3, 1991, pp. 3-16. |
| 1992 | 5.03 | “Applying Statistics to Find the Causes of Variability in Aluminum Evaporation: A case Study”, M. Aceves, L.A. Hernández, R. Murphy, IEEE Transactions on Semiconductor Manufacturing, Vol. 5, No. 2, mayo 1992, pp. 165-167. |
| | 5.04 | “Fabricación de Circuitos Integrados en México”, S. Fuentes, M. Aceves, R. Murphy, W. Calleja, M. Linares, Revista Ciencia, Vol. 43, No. 2, junio 1992, pp. 127-156. |
| 1993 | 5.05 | “Cuantificación del Gammagrama de Vaciamiento Gástrico en Voluntarios Sanos y Pacientes de la Ciudad de México”, C. Manzano, C. Arteaga, R. Murphy, L. Uscanga, L. Morales, F. Mayén, Acta Médica, Vol. XXIX, No. 115-116, julio-diciembre 1993, pp. 47-58. |
| 1995 | 5.06 | “Quality Assurance in Polysilicon Deposition Using Statistics”, M. Aceves, R. Murphy, A. Torres, W. Calleja, Quality Engineering, Vol. 8, No. 2, diciembre 1995, pp. 255-262. |
| 1999 | 5.07 | “RF Low-Noise Amplifier in BICMOS Technologies”, F. Carreto, J. Silva, R. Murphy, IEEE Transactions on Circuits and Systems, Vol. 46, No. 7, julio 1999, pp. 974-977. DOI: 10.1109/82.775398 |
| 2001 | 5.08 | “A 77K MOS Magnetic Field Detector”, R. Murphy, P. García, E. Gutiérrez, A. Torres, Revista Mexicana de Física, Vol. 47, No. 6, diciembre 2001, pp. 558-561. |
| | 5.09 | “Fabricación y Caracterización de Inductores sobre Silicio”, J. Huerta, R. Murphy, A. Díaz, A. Torres, W. Calleja, M. Landa, Superficies y Vacío, Vol. 13, diciembre 2001, pp. 44-49. |
| 2003 | 5.10 | “MOSFET Gate Resistance Determination”, R. Torres, R. Murphy, S. Decoutere, Electronics Letters, Vol. 39, No. 2, enero 2003, pp. 248-250. |

- 5.11** "Fabrication, Characterisation and Modelling of Integrated On-Silicon Inductors", R. Murphy, J. Huerta, A. Díaz, A. Torres, W. Calleja, M. Landa, Microelectronics Reliability, Vol. 43, No. 2, febrero 2003, pp. 195-201. DOI: [10.1016/S0026-2714\(02\)00289-5](https://doi.org/10.1016/S0026-2714(02)00289-5)
- 5.12** "MOSFET Bias Dependent Series Resistance Extraction from RF Measurements", R. Torres, R. Murphy, S. Decoutere, Electronics Letters, Vol. 39, No. 20, octubre 2003, pp. 1476-1478.
- 2004** **5.13** "Electrical Characterization of n-type a-SiGe:H/p-type Crystalline-Silicon Heterojunctions", P. Rosales, A. Torres, R. Murphy, M. Landa, Semiconductor Science and Technology, Vol. 19, No. 3, marzo 2004, pp. 366-372.
- 5.14** "An Improved Substrate-Loss Model to Determine MOSFET Drain, Source and Substrate Elements", R. Torres, R. Murphy, A. Torres, Microwave and Optical Technology Letters, Vol. 43, No. 2, octubre 20 2004, pp. 126-130.
- 2005** **5.15** "Influence of the a-SiGe:H Thickness on the Conduction Mechanisms of n-amorphous-SiGe:H/p-Crystalline Heterojunction Diodes", P. Rosales, A. Torres, R. Murphy, J. De la Hidalga, L. Marsal, R. Cabré, J. Pallarés, Journal of Applied Physics, Vol. 97, No. 8, abril 2005, pp. 083710-1-083710-8.
- 5.16** "Enabling a Compact Model to Simulate the RF Behavior of MOSFETs in SPICE", R. Torres, R. Murphy, International Journal of RF and Microwave Computer-Aided Engineering, Vol. 15, No. 3, mayo 2005, pp. 255-263.
- 5.17** "Analytical Model and Parameter Extraction to Account for the Pad Parasitics in RF-CMOS", R. Torres, R. Murphy, A. Reynoso, IEEE Transactions on Electron Devices, Vol. 52, No. 7, julio 2005, pp. 1335-1342. DOI: 10.1109/TED.2005.850644.
- 5.18** "Two MOS Transimpedance Amplifier On-Chip Structures for High-Frequency Applications", J. Martínez, A. Díaz, A. Torres, R. Murphy, J. Finol. Revista Ingeniería Electrónica Automática y Comunicaciones. La Habana, Cuba, Vol. XXVI, No. 2, diciembre 2005, pp. 3-8.
- 2008** **5.19** "Analytical Characterization and Modeling of Shielded Test Structures for RF-CMOS", E. Torres, R. Torres, R. Murphy, E. Gutiérrez, International Journal of High Speed Electronics and Systems, Vol. 18, No. 4, diciembre 2008, pp.793-803.
- 2010** **5.20** "Exploiting Magnetic Sensing Capabilities of Short Split-Drain MAGFETs", G. Santillán, V. Champac, R. Murphy, Solid State Electronics, Vol. 54, No. 11, noviembre 2010, pp.1239-1245. DOI: 10.1016/j.sse.2010.06.016.

- 2011** **5.21** “Using S-parameter Measurements to Determine the Threshold Voltage, Gain Factor, and Mobility Degradation Factor for Microwave Bulk-MOSFETs”, G. Álvarez, R. Torres, R. Murphy, *Microelectronics Reliability*, Vol. 51, No. 2, febrero 2011, pp. 342-349. DOI: 10.1016/j.microrel.2010.09.001.
- 2012** **5.22** “Modeling Transmission Lines on Silicon in the Frequency- and Time-Domains from S-parameters”, S. Sejas, R. Torres, R. Murphy, *IEEE Transactions on Electron Devices*, Vol. 59, No. 6, junio 2012, pp. 1803-1806. DOI: 10.1109/TED.2012.2189774.
- 5.23** “On the Origin of Light Emission in Silicon Rich Oxide Obtained by Low-Pressure Chemical Vapor Deposition”, M. Aceves, A. González, R. López, A. Luna, D. Berman, A. Morales, C. Falcony, C. Domínguez, R. Murphy, *Journal of Nanomaterials*, Vol. 2012, julio 2012, pp. 1-11. DOI: 10.1155/2012/890701.
- 5.24** “A New Analytical Method to Calculate the Characteristic Impedance Z_c of Uniform Transmission Lines”, J. Zúñiga, A. Reynoso, C. Maya, R. Murphy, *Computación y Sistemas*, Vol. 16, No. 3, julio-septiembre 2012, pp. 277-285.
- 2013** **5.25** “Small Antenna Based on MEMS and Metamaterial Properties for Reconfigurable Applications”, G. Rosas, R. Murphy, W. Moreno, *International Journal of Antennas and Propagation*, Vol. 2013, enero 2013, pp. 1-10. DOI: 10.1155/2013/498176.
- 5.26** “Characterization of RF-MOSFETs in Common-Source Configuration at Different Source-to-Bulk Voltages from S-Parameters”, F. Zárate, G. Álvarez, R. Torres, R. Murphy, S. Decoutere, *IEEE Transactions on Electron Devices*, Vol. 60, No. 8, agosto 2013, pp. 2450-2456. DOI: 10.1109/TED.2013.2264724.
- 5.27** “Modeling and Parameter Extraction of Test Fixtures for MOSFET On-Wafer Measurements up to 60GHz”, G. Álvarez, R. Torres, R. Murphy, *International Journal of RF and Microwave Computer-Aided Engineering*, Vol. 36, No. 6, noviembre 2013, pp. 655-661. DOI: 10.1002/mmce.20701.
- 2014** **5.28** “Modeling the Impact of Multi-Fingering Microwave MOSFETs on the Source and Drain Resistances”, F. Zárate, R. Murphy, R. Torres, A. Ortiz, F. García, *IEEE Transactions on Microwave Theory and Techniques*, Vol. 62, No. 12, diciembre 2014, pp. 3255-3261. DOI 10.1109/TMTT.2014.2366105

- 2015** **5.29** “Flipped Voltage Follower based Low-Noise Amplifier with 640 MHz BW at 2.26 GHz, 1.3 dB NF, 1.2 V V_{dd} , and up to 10 dBm IIP3”, F. Trejo-Macotela, L. Sánchez-Gaspariano, C. Muñiz-Montero, A. Díaz-Sánchez, R. Murphy-Arteaga, A. García-Barrientos, J. Rocha-Pérez, Indian Journal of Pure & Applied Physics, Vol. 53, No. 8, agosto 2015, pp. 546-552.
- 5.30** “Consistent Modeling and Power Gain Analysis of Microwave SiGe HBTs in CE and CB Configurations”, G. Álvarez, R. Torres, R. Murphy, IEEE Transactions on Microwave Theory and Techniques, Vol. 63, No. 12, diciembre 2015, pp. 3888-3895. DOI: 10.1109/TMTT.2015.2496375.
- 5.31** “Consistent DC and RF MOSFET Modeling Using an S-Parameter Measurement-Based Parameter Extraction Method in the Linear Region”, F. Zárate, R. Torres, R. Murphy, IEEE Transactions on Microwave Theory and Techniques, Vol. 63, No. 12, diciembre 2015, pp. 4255-4262. DOI: 10.1109/TMTT.2015.2495363.
- 2016** **5.32** “Characterization of Hot-Carrier-Induced RF-MOSFET Degradation at Different Bulk Biasing Conditions From S-Parameters”, F. Zárate, D. García, V. Vega, R. Torres, R. Murphy, IEEE Transactions on Microwave Theory and Techniques, Vol. 64, No. 1, enero 2016, pp. 125-132. DOI: 10.1109/TMTT.2015.2504090.
- 5.33** “A DC Method to Extract Mobility Degradation and Series Resistance of Multifinger Microwave MOSFETs”, A. Sucre, F. Zárate, A. Ortiz, R. Torres, F. García, J. Muci, R. Murphy, IEEE Transactions on Electron Devices, Vol. 63, No. 5, mayo 2016, pp. 1821-1826. DOI: 10.1109/TED.2016.2538778
- 5.34** “Tunable Matching Network for Accurate Impedance Measurement of On-Chip and PCB Millimeter-Wave Antennas”, L.K. Sandoval, R. Murphy, Microwave and Optical Technology Letters, Vol. 58, No. 10, octubre 2016, pp. 2516-2518. DOI: 10.1002/mop.30083
- 5.35** “Conductance-to-Current-Ratio-Based Parameter Extraction in MOS Leakage Current Models”, A. Ortiz, A. Sucre, R. Torres, J. Molina, R. Murphy, F. García, IEEE Transactions on Electron Devices, Vol. 63, No. 10, octubre 2016, pp. 3844-3850. DOI: 10.1109/TED.2016.2597964
- 2017** **5.36** “A review of DC extraction methods for MOSFET series resistance and mobility degradation model parameters”, A. Ortiz, A. Sucre, F. Zárate, R. Torres, R. Murphy, J.J. Liou, F. García, Microelectronics Reliability, Vol. 69, February 2017, pp. 1-16. DOI: 10.1016/j.microrel.2016.12.016

- 5.37** “Development of Thick Film, CMOS Compatible Planar Millimetre-Wave Antenna for Antennas in Package Applications”, L.K. Sandoval, R. Murphy, *Microsystem Technologies*, Vol. 23, No. 7, julio 2017, pp. 2927-2930. DOI: 10.1007/s00542-016-3084-z

6.- ARTÍCULOS EN MEMORIAS DE CONGRESOS

- | | | |
|-------------|--------------|--|
| 1989 | 6.001 | “Estructuras de Prueba y Técnicas de Medición de Parámetros en la Fabricación de Circuitos Integrados CMOS en el INAOE”, M. Linares, R. Murphy, M. Aceves, Memoria del V Seminario de Física Electrónica, México, D.F., agosto 1989, pp. 81-85. |
| | 6.002 | “Caracterización del Proceso de Fabricación de Circuitos Integrados del INAOE”, R. Murphy, M. Linares, M. Aceves, Memoria del V Seminario de Física Electrónica, México D.F., agosto 1989, pp. 86-88. |
| 1990 | 6.003 | “Un Proceso CMOS de Nueve Niveles”, R. Murphy, Memoria del Congreso de Electrónica y Comunicaciones UDLA-P-90. Universidad de las Américas, Puebla, febrero 1990, pp. 5.5-5.8. |
| | 6.004 | “Oscilador de Anillo Integrado CMOS”, M. Linares, R. Murphy, W. Calleja, S. Fuentes, M. Aceves, Memoria del congreso ELECTRO-90, Chihuahua, Chih., octubre 1990, pp. 473-485. |
| | 6.005 | “Generación de Mascarillas para Circuitos Integrados”, R. Murphy, M. Linares, T. León, T. Flores, Memoria del congreso ELECTRO-90, Chihuahua, Chih., octubre 1990, pp. 487-492. |
| 1991 | 6.006 | “Control de Calidad en el Proceso ECMOS-1”, M. Aceves, M. Linares, R. Murphy, W. Calleja, I. Zaldívar, Memoria del congreso ELECTRO-91, Chihuahua, Chih., octubre 1991, pp. 807-820. |
| | 6.007 | “Fabricación de Celdas Digitales Estándar CMOS y su Aplicación en Circuitos Integrados”, M. Linares, S. Fuentes, I. Zaldívar, R. Murphy, W. Calleja, J. Remolina, M. Landa, Memoria del congreso ELECTRO-91, Chihuahua, Chih., octubre 1991, pp. 857-872 |
| | 6.008 | “Métodos Estadísticos para la Optimización de Procesos: Un Ejemplo”, M. Aceves, R. Murphy, I. Fuentes, I. Zaldívar, Memoria del congreso ELECTRO-91, Chihuahua, Chih., octubre 1991, pp. 879-893. |
| 1992 | 6.009 | “Diseño de Celdas Básicas Digitales y Analógicas MOS para la Construcción de Filtros a Capacitores Conmutados”, F. Sandoval, R. Murphy, S. Fuentes, Memoria del III Congreso Internacional de Electrónica y Comunicaciones CONIELECOMP UDLA'92. Universidad de las Américas, Puebla, febrero 1992, pp. 6.9-6.18. |
| | 6.010 | “Diseño de un Dispositivo para Compensación de Pérdida Auditiva”, F. Sandoval, R. Murphy, M. Landa, I. Zaldívar, Memoria del Congreso ELECTRO-92, Chihuahua, Chih., octubre 1992, pp. 527-541. |

- 6.011** "Polisilicio LPCVD para Aplicaciones en Microelectrónica: Una Revisión", R. Murphy, A. Torres, M. Aceves, Memoria del Congreso ELECTRO-92, Chihuahua, Chih., octubre 1992, pp. 559-566.
- 1993** **6.012** "Cuantificación del Gammagrama de Vaciamiento Gástrico en Voluntarios Sanos y Pacientes de la Ciudad de México", C. Manzano, C. Arteaga, R. Murphy, L. Uscanga, L. Morales, F. Mayén, Memoria del XXVII Congreso Anual de la Sociedad Mexicana de Medicina Nuclear, Ajijic, Jalisco, mayo 1993, pp. 88-109.
- 1994** **6.013** "The Use of Statistical Methods to Insure the Quality and Optimization of Polysilicon Deposition", M. Aceves, R. Murphy, A. Torres, W. Calleja, 1993 International Integrated Reliability Workshop Final Report, IEEE, N.J., EUA, marzo 1994, pp. 105-112.
- 1995** **6.014** "Characterisation of the Overlap Capacitance of Submicron LDD MOSFETs", V. Kol'dyaev, A. Clerix, R. Murphy, L. Deferm, Memoria Técnica de 1995 European Solid State Device Research Conference (ESSDERC 1995), septiembre 1995, pp. 757-760.
- 1996** **6.015** "Sobre la Caracterización en Alta Frecuencia de Transistores MOS", R. Murphy, E. Gutiérrez, Memoria del VI Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 96), febrero 1996, pp. 23-27.
- 1997** **6.016** "Analyses of the Series Resistance and Effective Channel Length Extraction of Submicron MOS Transistors Operating at High Temperature", A.S. Nicollet, J.A. Martino, E.A. Gutiérrez, R. Murphy, Memoria del XII Congreso de la Sociedad Brasileña de Microelectrónica, septiembre 1997, pp. 1-4.
- 1998** **6.017** "Characterization of the Submicron MOS Transistor for High-Frequency Applications", R. Murphy, E. Gutiérrez, Memoria del VIII Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 98), febrero 1998, pp. 344-350.
- 6.018** "Electron Transport Through Accumulation Layers and its Effect on the Series Resistance of MOS Transistors", Edmundo A. Gutierrez-D., Octavio Gonzalez-C., and Roberto S. Murphy-A., Memoria del Second IEEE International Caracas Conference on Devices, Circuits and Systems, Isla de Margarita, Venezuela, marzo 1998, pp. 51-54.
- 6.019** "Modelado de Circuitos Integrados CMOS", R. Murphy, Memoria de la Primera Conferencia de Actualización en Ingeniería Electrónica, Comunicaciones y Computación, CAIECC'98, Poza Rica, Veracruz, México, Marzo 1998, pp. 36-41.

- 6.020** "A Sub-mT Cryogenic Silicon Magnetic Sensor", E. Gutiérrez, R. Murphy, A. Torres, M. Linares, P. García, R. Rojas, V.H. Páez, Memoria Técnica de 1998 European Solid State Device Research Conference (ESSDERC 1998), septiembre 1998, pp. 188-191.
- 6.021** "A Straightforward De-Embedding Technique for High-Frequency Measurements of MOS Transistors", R. Murphy, E. Gutiérrez, Memoria del Segundo Congreso Internacional de Investigación en Ingeniería Eléctrica y Electrónica 1998, septiembre 1998, pp. 1-5.
- 6.022** "Carrier Deflection at the Surface of a MOS Transistor Under the Influence of a Magnetic Field", P. García, R. Murphy, E. Gutiérrez, Digest of the 1998 Workshop on Simulation and Characterization Techniques in Semiconductors, septiembre 1998, pp. 37-39.
- 1999** **6.023** "Impedancia de Líneas de Polisilicio", R. Murphy, Memoria del IX Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 99), marzo 1999, pp. 105-109.
- 6.024** "Temperature Dependence of a Split—Drain MAGFET", P. García, R. Murphy, E. Gutiérrez, Memoria del IX Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 99), marzo 1999, pp. 152-155.
- 6.025** "Experimental and Theoretical Study of a MAGFET at Room and Low Temperatures", P. García, R. Murphy, E. Gutiérrez, Memoria del Quinto Workshop IBERCHIP, marzo 1999, pp. 247-249.
- 6.026** "Deflección de Portadores en la Superficie de un Transistor MOS Bajo la Influencia de un Campo Magnético", P. García, R. Murphy, E. Gutiérrez, A. Ramos, Memoria del IX Congreso Interuniversitario de Electrónica, Computación y Eléctrica (CIECE'99), marzo 1999, pp. 1-4.
- 6.027** "Análisis de Líneas de Interconexión de Polisilicio para Circuitos Integrados CMOS", R. Murphy, Memoria del Primer Congreso Internacional en Electrónica, Comunicaciones y Computación (CIECC'99), marzo 1999, pp. 24-27.
- 6.028** "Performance of 0.5 μm nMOS Transistors at 200°C", R. Murphy, E. Gutiérrez, Digest of the 1999 Workshop on Simulation and Characterization Techniques in Semiconductors, septiembre 1999, pp. 38-41.
- 2000** **6.029** "Circuitos Integrados CMOS para Comunicaciones Inalámbricas: Lineamientos de Diseño, Fabricación y Simulación", R. Murphy, Memoria del X Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2000), marzo 2000, pp. 451-455.

- 6.030** “Simulación de Circuitos Integrados CMOS para Aplicaciones en Altas Frecuencias Usando SPICE”, R. Murphy, Memoria del X Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2000), marzo 2000, pp. 389-392.
- 6.031** “The Subthreshold-to-Linear Transition in Submicron MOSFETs at High Temperature”, E. Gutiérrez, R. Murphy, Memoria del Third International IEEE Caracas Conference on Devices, Circuits and Systems (ICCDCS2000), marzo 2000, pp. D40-1-D40-4.
- 6.032** “Interaction of Electrons with a Magnetic Field in Si at 77K”, P. García, E. Gutiérrez, R. Murphy, Memoria del Fourth European Workshop on Low Temperature Electronics –Wolte 4, junio 2000, pp. 277-282.
- 2001** **6.033** “Método Alternativo para la Determinación de la Longitud Efectiva del Canal y la Resistencia Serie de un TMOS LDD” R. Murphy, R. Torres, Memoria del XI Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2001), febrero 2001, pp. 232-237.
- 6.034** “A MAPLE-Based Homotopic Circuit Simulation Package” A. Sarmiento, R. Murphy, H. Vázquez, Memoria del IEEE Midwest Symposium on Circuits and Systems (MWSCAS 2001), agosto 2001, pp. 33-36.
- 2002** **6.035** “Inductores Integrados en Silicio para Aplicaciones de Radio Frecuencia” J. Huerta, R. Murphy, A. Díaz, A. Torres, Memoria del XII Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2002), febrero 2002, pp. 134-138.
- 6.036** “Analysis of a Silicon Magnetic Sensor at 77K” P. García, R. Murphy, E. Gutiérrez, Memoria del VIII Workshop Internacional IberChip, (IBERCHIP 2002), abril 2002, pp. SSSSDMIII-1-SSSSDMIII-5.
- 6.037** “Fabricación y Caracterización de Inductores sobre Silicio” J. Huerta, A. Díaz, A. Torres, R. Murphy, W. Calleja, M. Landa, Memoria del VIII Workshop Internacional IberChip, (IBERCHIP 2002), abril 2002, pp. p10-1-p10-6.
- 6.038** “An Alternative Method to Determine Effective Channel Length and Parasitic Series Resistance of LDD MOSFET’s”, R. Torres, R. Murphy, Memoria del Fourth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2002), abril 2002, pp. D011-1-D011-5.

- 6.039** “Consequence of the Coupled Variables in Homotopic Simulation of Nonlinear Resistive Circuits”, H. Vázquez, L. Hernández, A. Sarmiento, R. Murphy, Memoria del Fourth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDSCS2002), abril 2002, pp. C014-1-C014-4.
- 6.040** “Consequence of Coupled Variables in the Homotopic Simulation of BJT Circuits”, H. Vázquez, L. Hernández, A. Sarmiento, R. Murphy, Memoria del 2002 IEEE International Symposium on Circuits and Systems (ISCAS 2002), mayo 2002, pp. II-241-II-244.
- 2003**
- 6.041** “Modelado del Transistor MOS para Aplicaciones de RF Utilizando BSIM 3V3” R. Torres, R. Murphy, Memoria del XIII Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2003), febrero 2003, pp. 16-19.
- 6.042** “Modelado de la Capacitancia Parásita de Compuerta de un TMOS LDD” L. Ortega, R. Murphy, Memoria del XIII Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2003), febrero 2003, pp. 76-79.
- 6.043** “Procedimiento de Diseño para Antenas de Microstrip e Independientes de Frecuencia” G. Rosas, R. Murphy, Memoria de la Conferencia Internacional de Dispositivos, Circuitos y Sistemas Veracruz 2003 (CIDCS Ver 2003), junio 2003.
- 6.044** “Enabling a Compact Model for MOSFET DC and Radio-Frequency Simulations in SPICE” R. Torres, R. Murphy, Memoria de la Conferencia Internacional de Dispositivos, Circuitos y Sistemas Veracruz 2003 (CIDCS Ver 2003), junio 2003.
- 6.045** “Improving Multi-Parameter Homotopy via Symbolic Analysis Techniques for Circuit Simulation” H. Vázquez, L. Hernández, A. Sarmiento, R. Murphy, Memoria de la European Conference on Circuit Theory and Design (ECCTD’03), septiembre 2003, pp. II-402-II-405.
- 6.046** “Impact of technology scaling on the input and output features of RF-MOSFETs: effects and modeling”, R. Torres, R. Murphy, E. Augendre, S. Decoutere, Memoria de la European Solid State Devices Research Conference (ESSDERC 2003), septiembre 2003, pp. 295-298.
- 2004**
- 6.047** “Laboratorios Remotos para la Educación a Distancia en Electrónica”, R. Murphy, Memoria del 4to Congreso Internacional de Educación Superior (UNIVERSIDAD 2004), febrero 2004, pp. POS048-1-POS048-5 (4489-4493).

- 6.048** “Bi-CMOS Opto-Electronic Reception System for Application in High-Frequencies”, J. Martínez, A. Díaz, A. Torres, R. Murphy, J. Finol, Memoria del XIV Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2004), febrero 2004, pp. 214-219.
- 6.049** “Design and Characterization of Two MOS Transimpedance Amplifier Structures for High-Frequency Applications”, J. Martínez, A. Díaz, A. Torres, R. Murphy, J. Finol, Memoria del X Workshop Iberchip, marzo 2004, pp. 604-608.
- 6.050** “Straightforward Determination of Small-Signal Model Parameters for Bulk RF-MOSFETs”, R. Torres, R. Murphy, Memoria del Fifth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2004), noviembre 2004, pp. 14-18.
- 6.051** “Linearity in Two Optical Receiver Structures for High-Frequency Applications”, J. Martínez, A. Díaz, R. Murphy, J. Finol, Memoria del Fifth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2004), noviembre 2004, pp. 126-129.
- 6.052** “Effects of the Low Temperature Annealing on the Transport Mechanisms in n-type a-SiGe:H/p-type c-Silicon Heterojunctions”, P. Rosales, A. Torres, R. Murphy, F.J. De la Hidalga, L.F. Marsal, R. Cabré, J. Pallarès, Memoria del Fifth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2004), noviembre 2004, pp. 168-171.
- 6.053** “Volterra Series in Two Optical Receiver Structures for High Frequency Applications”, J. Martínez, A. Díaz, R. Murphy, J. Finol, Memoria de la International Conference on Electronic Design (ICED 2004), noviembre 2004, pp. m2 1-4.
- 2005** **6.054** “Electrical Characteristics of a-SiGe:H/c-Si Heterojunction Diodes”, R. Cabré, P. Rosales, A. Torres, L. Hernández, R. Murphy, F.J. De la Hidalga, L.F. Marsal, J. Pallarès, Memoria de la 2005 Spanish Conference on Electron Devices, febrero 2005, pp. 271-274.
- 2006** **6.055** “A Simple Electrical RLC Crosstalk Model for Interconnects on Silicon”, J. Huerta, R. Murphy, Memoria Técnica de la Sixth International Caribbean Conference on Devices, Circuits and Systems (ICCDCS2006), abril 2006, pp. 79-82.
- 6.056** “Panel — Science and Technology Entrepreneurship For Economic Development (SEED)”, R. Jordán, S. Kassicieh, A. Roldán, N. Jerez, R. Lotufo, R. Murphy, Memoria Técnica de la Ninth International Conference on Engineering Education, julio 2006, pp. R3C-1—R3C-4.

- | | | |
|-------------|--------------|--|
| 2008 | 6.057 | “Quantum (5 5 12) Silicon Nanowire 300K MOSFET”, D. L. Kendall, F. J. De la Hidalga, R. R. Rodríguez, M. Castro, A. Torres, W. Calleja, E. Meza Prieto, M. Landa, C. Zúñiga, R. Murphy, N. Carlos, I. Juárez, M. Kendall, Electro Chemical Society Transactions, Vol. 13, No. 1, mayo 2008, pp. 337-344. |
| 2009 | 6.058 | “A Modified Model for the Self Inductance of Metal Lines on Si”, J. Huerta, R. Murphy, Memoria Técnica del 2009 International Workshop Series on Signal Integrity and High-Speed Interconnects (IMWS2009-R9), febrero 2009, pp. 111-114. |
| | 6.059 | “Metamaterial-Mems Reconfigurable Transmission Line”, G. Rosas, R. Murphy, A. Corona, Memoria Técnica del 2009 International Iberchip Workshop (IWS2009), marzo 2009, pp. 581-585. |
| | 6.060 | “Design of a Compact CPW Antenna Using MTM-MEMS”, G. Rosas, R. Murphy, A. Corona, Electro Chemical Society Transactions, Vol. 23, No. 1, agosto 2009, pp. 295-302. |
| 2010 | 6.061 | “A Short-Channel Silicon-Based Split-Drain MAGFET Measuring from 90 μ T”, G. Santillán, V. Champac, R. Murphy, Memoria Técnica del 2010 IEEE Lascas, Iguazú, Brasil, febrero 2010, pp. 108-111. |
| | 6.062 | “Smart Antenna using MTM-MEMS”, G. Rosas, R. Murphy, W. Moreno, 2010 IEEE Wireless and Microwave Technology Conference, Melbourne, Florida, USA., abril 12-13 2010, pp. 1-5. |
| | 6.063 | “Equivalent Rectangular Active Region and SPICE Macro Model for Split Drain MAGFETs”, G. Santillán, R. Murphy, V. Champac, Electro Chemical Society Transactions, Vol. 31, No. 1, septiembre 2010, pp. 393-400. |
| 2011 | 6.064 | “Parameter Extraction Method for Modeling SiGe HBTs Using Cold Condition S-Parameter Measurements”, G. Álvarez, R. Murphy, R. Torres, Memoria Técnica de XVII International IBERCHIP Workshop, Bogotá, Colombia, febrero 23-25 2011, pp. 1-4. |
| | 6.065 | “Design and Fabrication of Reconfigurable Metamaterial Devices using MEMS”, G. Rosas, R. Murphy, W. Moreno, Proceedings of SPIE, Vol. 8011, agosto 2011, pp. 9L1-9L7. |
| | 6.066 | “Factibilidad de integrar split-drain MAGFETs con alta sensibilidad en tecnología CMOS”, G. Santillán, V. Champac, R. Murphy, Memoria Técnica del Encuentro Científico Internacional 2011, Lima, Perú, (Revista ECIPerú, Vol. 8, No. 2), agosto 2011, pp. 5-12. |

- 2012**
- 6.067** “Novel Fabrication Techniques for RF-MEMS Devices”, G. Rosas, R. Murphy, W. Moreno, Memoria Técnica de XVIII International IBERCHIP Workshop, Playa del Carmen, México, febrero 29-Marzo 2 2012, pp. 140-144.
- 6.068** “Accurate Modeling to Characterize the Distributed Substrate Effects in SiGe HBTs”, G. Álvarez, R. Murphy, R. Torres, Memoria Técnica de XVIII International IBERCHIP Workshop, Playa del Carmen, México, febrero 29-Marzo 2 2012, pp. 151-154.
- 6.069** “Extraction Methodology of the Substrate Parasitic Network of an RF-MOSFET with Separate Substrate DC Connection”, F. Zárate, G. Álvarez, R. Torres, R. Murphy, Memoria Técnica de XVIII International IBERCHIP Workshop, Playa del Carmen, México, febrero 29-Marzo 2 2012, pp. 155-159.
- 6.070** “Modeling the Distributed Physical Effects in the Intrinsic Base of SiGe HBTs Using Transmission Line Concepts”, G. Álvarez, R. Torres, R. Murphy, Memoria Técnica de SISPAD 2012, Denver, Colorado, EUA, septiembre 5-7, 2012, pp. 320-323.
- 6.071** “La Situación de la Ingeniería en América Latina”, R. Murphy, R. Jordán, W. Moreno, D. García, Memoria Técnica del XXVI Congreso Nacional de Posgrado, Morelia, Michoacán, México, septiembre 26-28, 2012, pp. 1-10.
- 6.072** “Overhauling Engineering Education in Latin America”, R. Murphy, R. Jordán, W. Moreno, F. Guarín, D. García, A. Maury, P. Gadani, Memoria Técnica del World Engineering Education Forum (WEEF 2012), Buenos Aires, Argentina, octubre 15-18, 2012, pp. 1-8.
- 6.073** “ISTEC’s Impact on the Development of Science and Technology Education in Latin America”, R. Jordán, W. Moreno, R. Murphy, D. García, M. De Giusti, Memoria Técnica del World Engineering Education Forum (WEEF 2012), Buenos Aires, Argentina, octubre 15-18, 2012, pp. 1-9.
- 2013**
- 6.074** “Design Considerations for Integrated Antennas used in High Frequency Applications”, L. Sandoval, R. Murphy, Memoria Técnica de XIX International IBERCHIP Workshop, Cusco, Perú, febrero 27-Marzo 1 2013, pp. 2791-1—279-4.
- 6.075** “Understanding the Properties of RF-MOSFETs Using the Smith Chart”, R. Murphy, R. Torres, F. Zárate, Memoria Técnica World Engineering Education Forum (WEEF 2013), Cartagena, Colombia, septiembre 24-27, 2013, pp. 1-9.

- | | | |
|-------------|--------------|--|
| 2014 | 6.076 | “Impact of Multi-Finger Geometry on the Extrinsic Parasitic Resistances of Microwave MOSFETs”, F. Zárate-Rincón, G.A. Álvarez-Botero, R. Murphy, R. Torres, A. Ortiz, Memoria Técnica del IEEE International Microwave Symposium, Tampa, Florida, EUA, junio 1-6, 2014, pp. 1-3. |
| 2015 | 6.077 | “Correction of DC Extracted Parameters for Microwave MOSFETs Based on S-Parameter Measurements”, F. Zárate-Rincón, R. Murphy, R. Torres, Memoria Técnica del IEEE International Microwave Symposium (IMS2015), Phoenix, Arizona, EUA, mayo 18-22, 2015, pp. 1-4. |
| | 6.078 | “A Reconfigurable Metamaterial-MEMs Antenna for Sensing Applications”, G. Rosas, R. Murphy, J.L. Olvera, W. Moreno, Memoria Técnica del 9 th International Congress on Advanced Electromagnetic Materials in Microwaves and Optics, Oxford, Inglaterra, septiembre 7-12, 2015, pp. 114-116. |
| 2016 | 6.079 | “Pitch Walking Assessment after Self-Aligned Double Patterning for the 10 nm Logic Technology Node”, F. Zárate, V. Vega, I. Ciofi, C. Wilson, M. van der Veen, P. Roussel, J. Boemmels, Z. Tokei, R. Torres, R. Murphy, Memoria Técnica de la 25 th Conference on Materials for Advanced Metallization (MAM 2016), Bruselas, |
| | 6.080 | “An Overview of RF and Microwave Engineering Research Collaboration between Latin America and the Rest of the World”, R. Murphy, R. Torres, Memoria Técnica de la 46 th European Microwave Conference (EuMWC 2016), Londres, Inglaterra, octubre 3-6, 2016, pp. 843-846. |
| 2017 | 6.081 | “A Versatile, CMOS Compatible, Integrated Antenna for Millimeter-Wave Applications”, R. Murphy, L. Sandoval, Memoria Técnica del 2017 Latin American Symposium on Circuits and Systems (LASCAS 2017), Bariloche, Argentina, febrero 20-23, 2017, pp. 37-40. |
| | 6.082 | “On the Extraction Methods for MOSFET Series Resistance and Mobility Degradation using a Single Test Device”, A.Ortiz, A. Sucre, F. Zárate, R. Torres, R. Murphy, J.J. Liou, F. García, Memoria Técnica del 2017 International Caribbean Conference on Devices, Circuits and Systems (ICCDCS 2017), Cozumel, México, junio 5-7, 2017, pp. 15-20. |
| | 6.083 | “Analytical Model Parameter Determination for Microwave On-Chip Inductors up to the Second Resonant Frequency”, J. Valdés, R. Torres, R. Murphy, Memoria Técnica del 2017 International Caribbean Conference on Devices, Circuits and Systems (ICCDCS 2017), Cozumel, México, junio 5-7, 2017, pp. 25-28. |

2018	6.084	“Design and Construction of Dual-Mode Micro-Strip Resonator Filters for the 950-1,450 MHz Band: Application as IF Filters in Microwave Transceivers”, L. Rodríguez, C. Gutiérrez, J. Meza, A. Torres, R. Murphy, Memoria Técnica del 2018 IEEE 9th Latin American Symposium on Circuits and Systems (LASCAS), Puerto Vallarta, México, February 25-28, 2018, pp. 1-4. DOI: 10.1109/LASCAS.2018.8399962
-------------	--------------	--

7.- RESÚMENES EN CONGRESOS

- | | | |
|-------------|------------|--|
| 1988 | 7.1 | “Obtención de Parámetros para Modelos Matemáticos de Transistores MOS”, R. Murphy, M. Linares, M. Aceves, Memoria del XXXI Congreso Nacional de Física, Monterrey, N.L., octubre 1988, pp. 22-23, 1988. |
| 1990 | 7.2 | “Diseño y Fabricación de Circuitos Integrados CMOS”, W. Calleja, M. Linares, R. Murphy, M. Aceves, A. Torres, J. Remolina, S. Fuentes, P. Peykov, M. Landa, I. Fuentes, T. Flores, T. León, C. Zúñiga, I. Zaldívar, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 34. |
| | 7.3 | “Caracterización Estadística de Capacitores Integrados MOS”, B. Chavira, R. Murphy, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 86. |
| | 7.4 | “Diseño y Fabricación de un Sensor Magnético de Efecto Hall”, J. Remolina, W. Calleja, M. Linares, R. Murphy, M. Landa, I. Fuentes, I. Zaldívar, T. Flores, T. León, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 102. |
| | 7.5 | “Desarrollo de un Proceso de Fabricación NMOS”, W. Calleja, F. Hernández, J. Remolina, M. Linares, R. Murphy, M. Landa, I. Fuentes, I. Zaldívar, T. Flores, T. León, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 102. |
| | 7.6 | “Celdas Básicas Digitales”, R. Murphy, M. Linares, S. Fuentes, W. Calleja, J. Remolina, I. Zaldívar, M. Landa, I. Fuentes, T. Flores, T. León, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 102. |
| | 7.7 | “Caracterización Eléctrica de Circuitos Integrados CMOS”, M. Linares, R. Murphy, W. Calleja, S. Fuentes, M. Aceves, I. Zaldívar, M. Landa, I. Fuentes, T. Flores, T. León, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 102. |
| | 7.8 | “Implantación de Iones en Circuitos MOS Complementarios”, W. Calleja, M. Linares, R. Murphy, J. Remolina, M. Aceves, A. Torres, S. Fuentes, M. Landa, I. Fuentes, C. Zúñiga, I. Zaldívar, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 102. |
| | 7.9 | “Películas CVD para Procesos MOS”, W. Calleja, M. Linares, R. Murphy, A. Torres, M. Aceves, M. Landa, S. Fuentes, I. Fuentes, Memoria del XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990, p. 103. |

- 1991** **7.10** “Aplicación de Métodos Estadísticos para Determinar las Causas de Variabilidad en la Evaporación de Aluminio: Un caso de Estudio”, M. Aceves, J. Hernández, R. Murphy, IV Encuentro Nacional de Egresados de la Escuela Superior de Física y Matemáticas del IPN, Taxco, Guerrero, mayo 1991.
- 7.11** “Un Dispositivo para Ayuda en Deficiencias Auditivas”, F. Sandoval, R. Murphy, Memoria del XXXIV Congreso Nacional de Física, México, D. F., octubre 1991, p. 24.
- 7.12** “Estudio Comparativo de los Métodos ΔV_{BE} y Punzonado para Medir la Adherencia de Transistores de Potencia”, M. Aceves, R. Murphy, Memoria del XXXIV Congreso Nacional de Física, México, D. F., octubre 1991, p. 42.
- 1992** **7.13** “Depósito LPCVD de Silicio Policristalino: Una Revisión”, R. Murphy, M. Aceves, A. Torres, M. Landa, I. Fuentes, Memoria del XXXV Congreso Nacional de Física, Puebla, Pue., octubre 1992, pp. 2.
- 1993** **7.14** “Análisis por Computación del Gammagrama de Vaciamiento Gástrico”, C. Arteaga, R. Murphy, C. Manzano, L. Uscanga, L. Morales, Memoria del XXVII Congreso Anual de la Sociedad Mexicana de Medicina Nuclear, Ajijic, Jalisco, mayo 1993, pp. 112.
- 7.15** “Modelado de la Curva de Vaciamiento Gástrico”, R. Murphy, C. Arteaga, Memoria del XXXVI Congreso Nacional de Física, Acapulco, Gro., octubre 1993, pp. 87.
- 7.16** “The Use of Statistical Methods to Insure the Quality and Optimization of Polysilicon Deposition”, M. Aceves, R. Murphy, A. Torres, W. Calleja, 1993 International Integrated Reliability Workshop, Presentation Viewgraph Booklet, Lake Tahoe, California, EUA, octubre 1993, pp. 113-122.
- 1997** **7.17** “Modelado de Circuitos Integrados CMOS”, R. Murphy, Memoria del VII Congreso de Electrónica, Eléctrica y Sistemas Computacionales, Tuxtla Gutiérrez, Chis., octubre 1997, pp. 24-27.
- 1998** **7.18** “Impedancia del Polisilicio Usado como Línea de Interconexión en Circuitos Integrados”, Memoria del VI Encuentro Regional de Investigación y Enseñanza de la Física, Puebla, Pue., junio 1998, pp. 40.
- 1999** **7.19** “Temperature Dependence on Carrier Deflection in a Split-Drain Magfet”, P. García, E. Gutiérrez, R. Murphy, Memoria del Fifth International Symposium on Low Temperature Electronics, Honolulu, Hawaii, EUA, octubre 1999, pp. 1201.

2000	7.20	“Caracterización del TMOS en Altas Frecuencias”, R. Murphy, Memoria del Primer Encuentro de Investigación, INAOE, Tonantzintla, Puebla, noviembre 2000, pp. 6.
	7.21	“Fabricación de Transistores de Heterounión de Silicio”, P. Rosales, A. Torres, R. Murphy, Memoria del Primer Encuentro de Investigación, INAOE, Tonantzintla, Puebla, noviembre 2000, pp. 9.
2001	7.22	“Fabricación y Caracterización de Inductores Sobre Silicio”, J. Huerta, A. Díaz, A. Torres, R. Murphy, W. Calleja, M. Landa, Resúmenes del XXI Congreso Nacional de la Sociedad Mexicana de Ciencia de Superficie y Vacío, A.C., octubre 2001, p. 54.
2002	7.23	“Estado Actual y Perspectivas de los Postgrados en Ingeniería y Tecnología en México”, R. Murphy, Resúmenes del XVI Congreso Nacional de Posgrado, octubre 2002, p. 48-49.
2005	7.24	“La Entrevista como Auxiliar en el Proceso de Admisión a la Maestría”, S. Zueck, A. Sarmiento, R. Murphy, Resúmenes del XIX Congreso Nacional de Posgrado, septiembre 2005, p. 66.
	7.25	“La Entrevista como Herramienta de Evaluación Cualitativa en el Proceso de Selección a la Maestría en Electrónica del INAOE”, S. Zueck, A. Sarmiento, R. Murphy, Resúmenes del XIX Congreso Nacional de Posgrado, septiembre 2005, p. 106.
2007	7.26	“Electrical behaviour of Ti electrodes on MIM structures using a-C:H film as insulator”, C. Zuñiga, A. Kosarev, A. Torres, P. Rosales, W. Calleja, F. De la Hidalga, R. Murphy, Workshop on Frontiers in Electronics, Cozumel, México, diciembre 2007.
	7.27	“Analytical characterization and modeling of shielded test structures for RFCMOS”, E. Torres, R. Torres, R. Murphy, E. Gutiérrez, Workshop on Frontiers in Electronics, Cozumel, México, diciembre 2007.
2013	7.28	“Integrated Antennas”, R. Murphy, International Engineering Seminar, Colombia, septiembre 17-20, 2013.
	7.29	“Relevance of Engineering Education for Latin American Development”, R. Murphy, International Engineering Seminar, Colombia, septiembre 17-20, 2013.

8.- REPORTES TÉCNICOS

1990	8.1	“Micro-INAOE: Programa de Demostración del Diseño, Fabricación y Caracterización de Circuitos Integrados CMOS en el INAOE”, S. Fuentes, J. Palomino, R. Murphy, M. Linares, M. Landa, C. Zúñiga, W. Calleja, M. Aceves, I. Fuentes. Reporte Técnico # 87, INAOE, Tonantzintla, Puebla, 1990.
1991	8.2	“Caracterización y Control del Proceso de Fabricación de Circuitos Integrados ECMOS I”, M. Linares, R. Murphy, M. Aceves, W. Calleja. Reporte Técnico # 88, INAOE, Tonantzintla, Puebla, 1991.
1993	8.3	“Fortalecimiento del Postgrado en Microelectrónica en el INAOE”, R. Murphy, M. Linares, T. León, T. Flores, Reporte Técnico Final, Proyecto COSNET 183.89, 1993.
1994	8.4	“Apuntes de Teoría Electromagnética”, R. Murphy, Reporte Técnico # 175, INAOE, Tonantzintla, Puebla, 1994.
1996	8.5	“Celdas Digitales Estándar CMOS”, M. Linares, R. Murphy, W. Calleja, Reporte Técnico # 204, INAOE, Tonantzintla, Puebla, 1996.

9.- ARTÍCULOS DE DIVULGACIÓN Y POLÍTICA CIENTÍFICA

- | | | |
|-------------|-------------|--|
| 1989 | 9.1 | “Laboratorio de Microelectrónica del Instituto Nacional de Astrofísica, Óptica y Electrónica”, R. Murphy, Revista “Kinesis” de la Universidad Veracruzana, diciembre 1989, pp. 29-31, 1989. |
| 1992 | 9.2 | “Métodos Estadísticos Para Mejorar la Calidad de Procesos Industriales”, M. Aceves, R. Murphy, L.A. Hernández, Sección Reporte Técnico de la Revista Contacto (en tres partes), Vol. 3, No. 26, junio 1992; Vol. 3, No. 27, julio 1992; Vol. 3, No. 28, agosto 1992. |
| 1998 | 9.3 | “Determinación de Valores de Parámetros de Modelos Matemáticos por Optimización”, R. Murphy, Revista Imaquinación, Coordinación de Electrónica, INAOE, Vol. 1, No. 1, abril 1998, pp. 12-16. |
| | 9.4 | “El Vertiginoso Desarrollo hacia la Microelectrónica”, R. Murphy, Periódico Síntesis, Sección Universitarios, martes 19 de mayo de 1998, pp. 6-7. |
| 1999 | 9.5 | “¡Desarrollemos la microelectrónica en México!”, R. Murphy, Boletín de la Sociedad Mexicana de Física, Vol. 13, No. 3, julio-septiembre 1999, pp. 123-124. También publicado en Electrónica Universitaria, revista de la Universidad de las Américas, Año 2, No. 5, noviembre 1999, pp. 10-11. |
| | 9.6 | “Hagamos microelectrónica en México”, R. Murphy, Revista Perfiles de la UDLA, Año XIV, No. 17, diciembre 1999, pp. 14. |
| 2000 | 9.7 | “La Fabricación de Circuitos Integrados en México: Propuesta para Crear Centro Nacional de Microelectrónica”, R. Murphy, Periódico Síntesis, Sección Universitarios, lunes 11 de diciembre de 2000, pp. 2. |
| | 9.8 | “Caracterización del Transistor MOS en Altas Frecuencias”, R. Murphy, Memoria del Primer Encuentro de Investigación, INAOE, noviembre 2000, pp. 117-120. |
| | 9.9 | “Fabricación de Transistores de Heterounión en Silicio”, P. Rosales, A. Torres, R. Murphy, Memoria del Primer Encuentro de Investigación, INAOE, noviembre 2000, pp. 167-170. |
| 2001 | 9.10 | “Importancia de apoyar la nanoelectrónica”, R. Murphy, Periódico La Jornada, Sección Lunes en la Ciencia, lunes 22 de enero de 2001, pp. II-III. |

- 9.11** "Caracterización del Transistor MOS en Altas Frecuencias", R. Murphy, Memoria del Segundo Encuentro de Investigación, INAOE, noviembre 2001, pp. 157-160.
- 9.12** "Fabricación y Caracterización de Inductores Coplanares Integrados", J. Huerta, A. Díaz, A. Torres, R. Murphy, W. Calleja, M. Landa, Memoria del Segundo Encuentro de Investigación, INAOE, noviembre 2001, pp. 189-192.
- 2002** **9.13** "Problemas que Enfrentan los Postgrados en Ingeniería y Tecnología en México", R. Murphy, Memorias de la 3ra Convención Internacional de Educación Superior, febrero 2002, pp. 136-147.
- 9.14** "Difusión de Boro en $\text{Si}_{0.848}\text{Ge}_{0.15}\text{C}_{0.002}$ Usando Recocidos Térmicos Rápidos a Altas Temperaturas", P. Rosales, A. Torres, R. Murphy, C. Zúñiga, Memoria del Tercer Encuentro de Investigación, INAOE, noviembre 2002, pp. 267-270.
- 9.15** "Modelado de la Capacitancia Parásita de Compuerta de un TMOS LDD", L. Ortega, R. Murphy, Memoria del Tercer Encuentro de Investigación, INAOE, noviembre 2002, pp. 303-306.
- 9.16** "Modelado del Transistor MOS para Aplicaciones de RF Utilizando BSIM3v3", R. Torres, R. Murphy, Memoria del Tercer Encuentro de Investigación, INAOE, noviembre 2002, pp. 307-310.
- 2003** **9.17** "On the State of Electronic Engineering Education in Mexico", R. Murphy, Memoria del Ibero American Summit on Engineering Education, São José dos Campos, Brasil, Marzo 2003, pp. 1-4.
- 9.18** "Efecto de la Corriente de Fuga a Altas Frecuencias en Transistores MOS con Óxido de Compuerta Ultra-Delgado", R. Torres, R. Murphy, Memoria del Cuarto Encuentro de Investigación, INAOE, noviembre 2003, pp. 141-144.
- 9.19** "n-Type a-SiGe:H/p-Type Crystalline-Silicon Heterojunctions", P. Rosales, A. Torres, R. Murphy, M. Landa, C. Zúñiga, Memoria del Cuarto Encuentro de Investigación, INAOE, noviembre 2003, pp. 153-156.
- 2004** **9.20** "Low Temperature Annealing on n-type a-SiGe:H/p-type c-Silicon Heterojunctions", P. Rosales, A. Torres, R. Murphy, F.J. De la Hidalga, Memoria del Quinto Encuentro de Investigación, INAOE, noviembre 2004, pp. 169-172.

- | | | |
|-------------|-------------|---|
| 2010 | 9.21 | “Nivel Académico y Demanda de Posgrados”, R. Murphy, Periódico El Financiero, miércoles 26 de mayo de 2010, pp. 8-9. |
| | 9.22 | “MTT World: Microwave Engineering in Mexico”, R. Murphy, R. Torres, Microwave Magazine, Vol. 11, No. 6, octubre 2010, pp. 152-148. |
| 2013 | 9.23 | “Mexico: More than Tortilla Chips”, R. Murphy, 50 th Design Automation Conference (DAC 2013), Austin, Texas, EUA, junio 2013. |
| 2014 | 9.24 | “R&D in Latin America”, R. Murphy, R. Torres, J.E. Rayas, A. Reynoso, M. Maya, A. Henze, A. Zozaya, P. Del Pino, J. Peña, G. Rafael, IEEE Microwave Magazine, Vol. 15, No. 3, IMS Special Issue, mayo 2014, pp. 97-103. |
| 2015 | 9.25 | “A Bird’s-eye View of Microwave R&D in Latin America”, R. Murphy, Proceedings of the IEEE International Microwave Symposium (IMS 2015), Phoenix, Arizona, EUA, mayo 2015, pp. 1-3. |

10.- TESIS Y LIBROS

1982	10.01	"P-N Junction and MOSFET Capacitance", St. John's University, 1982.
1988	10.02	"Bases para el Diseño y Fabricación de Circuitos Analógicos Integrados CMOS", Instituto Nacional de Astrofísica, Óptica y Electrónica, 1988.
1997	10.03	"Prospects for the MOS Transistor as a High Frequency Device", Instituto Nacional de Astrofísica, Óptica y Electrónica, 1997.
1998	10.04	"Teoría Electromagnética para Estudiantes de Electrónica y Física", Instituto Nacional de Astrofísica, Óptica y Electrónica, Registro ante el Instituto Nacional del Derecho de Autor (INDA) # 03-1998-120912191600-01.1997.
2001	10.05	"Teoría Electromagnética", Editorial Trillas, ISBN 968-24-6277-0, junio 2001.
	10.06	Capítulo "The FTO/SRO/Si Structure as a Radiation Sensor", M. Aceves, A. Malik, R. Murphy, en libro "Sensors & Chemometrics 2001", Research Signpost, India, ISBN 81-7736-067-1, noviembre 2001, pp. 1-25.

11.- PRESENTACIONES EN CONGRESOS Y CONFERENCIAS

1983	11.001	“Chips y Medicina Nuclear”, XVII Reunión Anual de la Sociedad Mexicana de Medicina Nuclear, Cuernavaca, Morelos, abril 1983. (Presentación en sesión plenaria, 10 minutos)
1989	11.002	“Caracterización del Proceso de Fabricación de Circuitos Integrados del INAOE”, V Seminario de Física Electrónica, México D.F., agosto 1989. (Presentación en sesión plenaria, 20 minutos)
1990	11.003	“Un Proceso CMOS de Nueve Niveles”, Congreso de Electrónica y Comunicaciones UDLA-P-90. Universidad de las Américas, Puebla, febrero 1990. (Presentación en sesión simultánea, 50 minutos)
	11.004	“Diseño y Fabricación de Circuitos Integrados CMOS”, XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990. (Presentación en sesión simultánea, 10 minutos)
	11.005	“Diseño y Fabricación de un Sensor Magnético de Efecto Hall”, XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990. (Explicación oral de sesión mural)
	11.006	“Desarrollo de un Proceso de Fabricación NMOS”, XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990. (Explicación oral de sesión mural)
	11.007	“Celdas Básicas Digitales”, XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990. (Explicación oral de sesión mural)
	11.008	“Caracterización Eléctrica de Circuitos Integrados CMOS”, XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990. (Explicación oral de sesión mural)
	11.009	“Implantación de Iones en Circuitos MOS Complementarios”, XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990. (Explicación oral de sesión mural)
	11.010	“Películas CVD para Procesos MOS”, XXXIII Congreso Nacional de Física, Ensenada, B. C. N., octubre 1990. (Explicación oral de sesión mural)
1991	11.011	“Modelado de Circuitos Integrados CMOS en HSPICE”, Congreso de Electrónica y Comunicaciones, UDLA-P-91, febrero 1991. (Presentación en sesión plenaria, 50 minutos)

	11.012	“Characterization and Modeling of Integrated Circuits”, Seminario de Microelectrónica México-Japón, INAOE, abril 5, 1991. (Presentación en sesión plenaria, 20 minutos)
	11.013	“Caracterización de Circuitos Integrados”, Universidad Autónoma de Puebla, mayo 2, 1991. (Conferencia invitada). (Presentación en sesión plenaria, 50 minutos)
	11.014	“Modelado de Dispositivos CMOS”, IV Semana de Ingeniería Electrónica, ITESO, 27 de agosto de 1991. (Presentación en sesión plenaria, 50 minutos)
	11.015	“Un Dispositivo para Ayuda en Deficiencias Auditivas”, XXXIV Congreso Nacional de Física, México, D. F., octubre 21, 1991. (Presentación en sesión simultánea, 10 minutos)
	11.016	“Estudio Comparativo de los Métodos ΔV_{BE} y Punzonado para Medir la Adherencia de Transistores de Potencia”, XXXIV Congreso Nacional de Física, México, D. F., octubre 22, 1991. (Explicación oral de sesión mural)
1992	11.017	“Depósito LPCVD de Silicio Policristalino: Una Revisión”, XXXV Congreso Nacional de Física, Puebla, Pue., octubre 26, 1992. (Presentación en sesión simultánea, 10 minutos)
1993	11.018	“Modelado de la Curva de Vaciamiento Gástrico”, XXXVI Congreso Nacional de Física, Acapulco, Gro., octubre 22, 1993. (Presentación en sesión simultánea, 10 minutos)
1996	11.019	“Sobre la Caracterización en Alta Frecuencia de Transistores MOS”, VI Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 96), febrero 29, 1996. (Presentación en sesión simultánea, 20 minutos)
	11.020	“Programa de Computación BIEXP para Radiofarmaco-cinética”, Taller Avanzado de Capacitación en Radiofarmacocinética, México, D. F., marzo 1, 1996. (Explicación oral de sesión mural)
	11.021	“Sobre el Modelado de Dispositivos Semiconductores”, Coloquio de Ingeniería Electrónica, Instituto Tecnológico de Puebla, septiembre 12, 1996. (Presentación en sesión plenaria, 50 minutos)
1997	11.022	“Modelado de Circuitos Integrados CMOS”, VII Congreso de Electrónica, Eléctrica y Sistemas Computacionales, Tuxtla Gutiérrez, Chis., octubre 23, 1997. (Presentación en sesión plenaria, 50 minutos)

- 1998**
- 11.023** “Characterization of the Submicron MOS Transistor for High-Frequency Applications”, VIII Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 98), febrero 25, 1998.
(Presentación en sesión simultánea, 20 minutos)
- 11.024** “Modelado de Circuitos Integrados CMOS”, Primera Conferencia de Actualización en Ingeniería Electrónica, Comunicaciones y Computación, CAIECC’98, Poza Rica, Veracruz, México, marzo 25, 1998.
(Presentación en sesión simultánea, 20 minutos)
- 11.025** “Impedancia del Polisilicio Usado como Línea de Interconexión en Circuitos Integrados”, VI Encuentro Regional de Investigación y Enseñanza de la Física, junio 26, 1998.
(Explicación oral de sesión mural)
- 11.026** “A Straightforward De-Embedding Technique for High-Frequency Measurements of MOS Transistors”, Segundo Congreso Internacional de Investigación en Ingeniería Eléctrica y Electrónica 1998, septiembre 14, 1998.
(Presentación en sesión simultánea, 20 minutos)
- 11.027** “La Necesidad del Desarrollo de la Microelectrónica en México”, Instituto Tecnológico de Puebla, octubre 9, 1998.
(Presentación en sesión plenaria, 50 minutos)
- 1999**
- 11.028** “Impedancia de Líneas de Polisilicio”, IX Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 99), marzo 2 1999.
(Presentación en sesión simultánea, 20 minutos)
- 11.029** “Temperature Dependence of a Split—Drain MAGFET”, IX Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 99), marzo 2 1999.
(Presentación en sesión simultánea, 20 minutos)
- 11.030** “Análisis de Líneas de Interconexión de Polisilicio para Circuitos Integrados CMOS”, Primer Congreso Internacional en Electrónica, Comunicaciones y Computación (CIECC’99), marzo 24 1999.
(Presentación en sesión simultánea, 20 minutos)
- 11.031** “Algunas Consideraciones Sobre el Diseño y Fabricación de Circuitos Integrados CMOS para Comunicaciones Inalámbricas”, Seminario Institucional del INAOE, julio 22 1999.
(Presentación en sesión plenaria, 50 minutos)

	11.032	“Algunas Consideraciones Sobre el Diseño y Fabricación de CI CMOS para Aplicaciones Inalámbricas”, Seminario de la Maestría en Dispositivos Semiconductores, Centro de Investigaciones en Dispositivos Semiconductores, BUAP, julio 23 1999. (Presentación en sesión plenaria, 50 minutos)
2000	11.033	“Circuitos Integrados CMOS para Comunicaciones Inalámbricas: Lineamientos de Diseño, Fabricación y Simulación”, X Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2000), febrero 29, 2000. (Conferencia magistral invitada, 60 minutos)
	11.034	“Simulación de Circuitos Integrados CMOS para Aplicaciones en Altas Frecuencias Usando SPICE”, X Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2000), marzo 1°, 2000. (Presentación en sesión simultánea, 20 minutos)
	11.035	“Fabricación de Circuitos Integrados en México”, SIEEEM2000, octubre 13, 2000. (Conferencia plenaria invitada, 80 minutos)
	11.036	“Caracterización del TMOS en Altas Frecuencias”, Primer Encuentro de Investigación, INAOE 2000, noviembre 16, 2000. (Conferencia plenaria, 15 minutos)
2001	11.037	“A Perspective of Research & Development in México”, Annual Ibero American Research and Development Summit (AIRDS 2001), Albuquerque, Nuevo México, EUA, mayo 8 2001. (Conferencia simultánea invitada, 20 minutos)
	11.038	“Caracterización del Transistor MOS en Altas Frecuencias”, Segundo Encuentro de Investigación, INAOE 2001, noviembre 15, 2001. (Explicación oral de sesión mural)
	11.039	“Microelectrónica en México”, Primer Congreso Internacional de Sistemas y Comunicaciones, Universidad Cristóbal Colón, Veracruz, Veracruz, México, noviembre 17, 2001. (Conferencia plenaria invitada, 105 minutos)
2002	11.040	“Problemas que Enfrentan los Postgrados en Ingeniería y Tecnología en México”, 3ra Convención Internacional de Educación Superior, La Habana, Cuba, febrero 5 2002. (Conferencia plenaria, 45 minutos)

- 11.041** “La Física y las Matemáticas en el Análisis y Diseño del Transistor MOS”, Sexto Ciclo de Conferencias de Física y Matemáticas, Universidad de las Américas, Cholula, Puebla, México, febrero 13 2002.
(Conferencia plenaria invitada, 60 minutos)
- 11.042** “Microelectrónica”, XL Semana de Ciencias, Universidad Autónoma de San Luis Potosí, San Luis Potosí, San Luis Potosí, México, marzo 21 2002.
(Conferencia plenaria invitada, 60 minutos)
- 11.043** “An Alternative Method to Determine Effective Channel Length and Parasitic Series Resistance of LDD MOSFET’s”, Fourth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2002), Aruba, Antillas Holandesas, abril 17 2002.
(Conferencia simultánea, 20 minutos)
- 11.044** “Consequence of the Coupled Variables in Homotopic Simulation of Nonlinear Resistive Circuits”, Fourth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2002), Aruba, Antillas Holandesas, abril 18 2002.
(Conferencia simultánea, 20 minutos)
- 11.045** “Engineering Education in Latin America needs to be Thoroughly Overhauled” Fourth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2002), Aruba, Antillas Holandesas, abril 18 2002.
(Participación invitada en Mesa Redonda, 150 minutos)
- 11.046** “La Educación Superior en Puebla: Características y Tendencias” Tercer Congreso de Educación Superior SEP-Puebla, Cholula, Puebla, México, abril 26 2002.
(Participación invitada en Mesa Redonda, 135 minutos)
- 11.047** “Formando Investigadores” VIII Encuentro Regional de la Investigación y Enseñanza de la Física, BUAP, Puebla, México, junio 6 2002.
(Participación invitada en Mesa Redonda, 150 minutos)
- 11.048** “Estado Actual y Perspectivas de los Postgrados en Ingeniería y Tecnología en México”, R. Murphy, XVI Congreso Nacional de Posgrado, Morelia, Michoacán, octubre 22 2002.
(Presentación en sesión simultánea, 10 minutos)
- 11.049** “Estado de la Educación en Ingeniería y Tecnología en México” IEEE Latin-American CAS Tour 2000, INAOE, Tonantzintla, Puebla, México, noviembre 20 2002.
(Participación invitada en Mesa Redonda, 150 minutos)

2003	11.050	“On the State of Electronic Engineering Education in Mexico”, R. Murphy, Ibero American Summit on Engineering Education, Sao José dos Campos, Brasil, Marzo 25 2003. (Presentación en sesión simultánea, 20 minutos)
	11.051	“¿Es el Futuro la Especialización?” Tercer Simposio Nacional La Óptica en la Industria, INAOE, Tonantzintla, Puebla, México, julio 11 2003. (Participación invitada en Mesa Redonda, 120 minutos)
2004	11.052	“Laboratorios Remotos para la Educación a Distancia en Electrónica”, 4to. Congreso Internacional de Educación Superior (UNIVERSIDAD 2004), La Habana, Cuba, febrero 6 2004. (Participación en sesión simultánea, 15 minutos)
	11.053	“Formación de Posgrado en Microelectrónica y Microtecnologías, ¿Es Viable Compartir Recursos?”, X Workshop Iberchip, Cartagena, Colombia, marzo 12 2004. (Participación invitada en Mesa Redonda, 105 minutos)
	11.054	“Diseño de Antenas”, VI Congreso Nacional de Sistemas Computacionales, Universidad Cuauhtémoc, Abril 28, 2004. (Participación invitada en Sesión Plenaria, 60 minutos)
	11.055	“CEITEC and the Latin American Microelectronics Market Development”, Seminario Desafíos da Microeletrônica: o papel do CEITEC, Porto Alegre, Brasil, junio 1, 2004. (Participación invitada en Mesa Redonda, 120 minutos)
	11.056	“Straightforward Determination of Small-Signal Model Parameters for Bulk RF-MOSFETs”, Fifth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2004), Punta Cana, República Dominicana, noviembre 3 2004. (Participación en sesión simultánea, 20 minutos)
	11.057	“Linearity in Two Optical Receiver Structures for High-Frequency Applications”, Fifth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2004), Punta Cana, República Dominicana, noviembre 4 2004. (Participación en sesión simultánea, 20 minutos)
	11.058	“Effects of the Low Temperature Annealing on the Transport Mechanisms in n-type a-SiGe:H/p-type c-Silicon Heterojunctions”, Fifth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2004), Punta Cana, República Dominicana, noviembre 4 2004. (Participación en sesión simultánea, 20 minutos)

2005	11.059	“Estado de los Programas de Postgrado en Ingeniería y Tecnología en México”, Foro Nacional Sobre el Sistema de Educación Superior, Pachuca, Hidalgo, México, octubre 11 2005. (Participación en sesión simultánea, 20 minutos)
2006	11.060	“Estado de los Programas de Postgrado en Ingeniería y Tecnología en México”, Foro Nacional Sobre el Sistema de Educación Superior, México D.F., México, febrero 27 2006. (Participación en sesión simultánea, 20 minutos)
2007	11.061	“Nuevos Escenarios para el Posgrado”, XXI Congreso Nacional de Posgrado, Guadalajara, Jalisco, México, Noviembre 22, 2007. (Participación invitada en Mesa Redonda, 90 minutos)
2008	11.062	“Perspectivas de Desarrollo de Jóvenes Investigadores en el País”, VII Taller Nacional de Estudiantes de Posgrado de Física y Ciencia de Materiales, Puebla, Puebla, 13 de marzo 2008. (Participación invitada en Mesa Redonda, 120 minutos)
	11.063	“Modelado del Transistor MOS para Aplicaciones en Altas Frecuencias”, Universidad Simón Bolívar, Caracas, Venezuela, 19 de junio de 2008. (Participación invitada en Sesión Plenaria, 100 minutos)
2009	11.064	“Metamaterial-Mems Reconfigurable Transmission Line”, 2009 International Iberchip Workshop (IWS2009), Buenos Aires, Argentina, marzo 27 2009. (Participación en sesión simultánea, 15 minutos)
	11.065	“El Estado y Perspectivas de la Investigación en la Universidad Pública”, Primer Foro de Resultados de Investigación, Universidad Autónoma de Ciudad Juárez, Ciudad Juárez, Chihuahua, México, agosto 28 2009. (Participación invitada en Mesa Redonda, 120 minutos)
2010	11.066	“El Estado Actual y Perspectivas del Postgrado en México”, Universidad Autónoma de Tamaulipas, Ciudad Victoria, Tamaulipas, México, marzo 17 2010. (Participación invitada en Sesión Plenaria, 90 minutos)
	11.067	“Una Visión del Postgrado en México”, Centro de Investigaciones Biológicas del Noroeste, La Paz, Baja California Sur, México, abril 21 2010. (Participación invitada en Sesión Plenaria, 60 minutos)
	11.068	“El Estado Actual y Perspectivas del Postgrado en México”, Universidad Autónoma de Baja California Sur, La Paz, Baja California Sur, México, abril 21 2010. (Participación invitada en Sesión Plenaria, 60 minutos)

	11.069	“La Importancia de los Medios de Comunicación Modernos en el Posgrado”, Universidad Autónoma del Estado de Hidalgo, Pachuca, México, mayo 20 2010. (Participación invitada en Mesa Redonda, 90 minutos)
	11.070	“El impacto de la investigación educativa en el quehacer de las IES”, Instituto Politécnico Nacional, México, D.F., México, mayo 28 2010. (Participación invitada en Mesa Redonda, 120 minutos)
	11.071	“Evaluando Resultados de los Programas de Apoyo a Becas de Posgrado”, México, D.F., México, junio 24, 2010. (Participación invitada en Mesa Redonda, 150 minutos)
	11.072	“Electrónica de Altas Frecuencias”, Instituto Tecnológico Superior de Atlixco, Puebla, México, octubre 18, 2010. (Conferencia Magistral Invitada, 60 minutos)
2011	11.073	“High Frequency Measurements: The Basics”, Universidade Federal de Santa Catarina, Florianópolis, Brasil, 16 de mayo de 2011. (Conferencia Magistral invitada, 90 minutos)
	11.074	“El PNPC y Paradigmas de Calidad del Posgrado”, Guanajuato, Guanajuato, México, septiembre 22, 2011. (Participación invitada en Mesa Redonda, 150 minutos)
2012	11.075	“La Ingeniería en América Latina: Situación y Retos”, Bogotá Colombia, agosto 15, 2012. (Participación invitada en Sesión Plenaria, 60 minutos)
	11.076	“La Situación de la Ingeniería en América Latina”, Congreso Nacional de Posgrado, Morelia, Michoacán, México, septiembre 27, 2012. (Participación en sesión simultánea, 20 minutos)
	11.077	“ISTEC’s Impact on the Development of Science and Technology Education in Latin America”, World Engineering Education Forum (WEEF 2012), Buenos Aires, Argentina, octubre 17, 2012. (Participación en sesión simultánea, 20 minutos)
	11.078	“Overhauling Engineering Education in Latin America”, World Engineering Education Forum (WEEF 2012), Buenos Aires, Argentina, octubre 18, 2012. (Participación en sesión simultánea, 20 minutos)
2013	11.079	“Design Considerations for Integrated Antennas used in High Frequency Applications”, R. Murphy, XIX International IBERCHIP Workshop, Cusco, Perú, febrero 27 2013. (Participación en sesión simultánea, 20 minutos)

	11.080	“Tendencias Actuales y Visión de la Investigación en México”, R. Murphy, 6 ^{to} Coloquio Interdisciplinario de Doctorado, Universidad Popular Autónoma del Estado de Puebla, junio 27, 2013. (Participación invitada en Sesión Plenaria, 60 minutos)
	11.081	“Relevancia de la Educación en Ingeniería para el Desarrollo de América Latina”, R. Murphy, International Engineering Seminar, Universidad San Gil, Colombia, septiembre 17, 2013, El Yopal, Casanare, Colombia; 19 de septiembre de 2013, San Gil, Santander, Colombia. (Conferencia Magistral invitada, 90 minutos)
	11.082	“Engineering Education for Development”, R. Murphy, International Engineering Seminar, Universidad San Gil, Colombia, septiembre 17, 2013, El Yopal, Casanare, Colombia; 19 de septiembre de 2013, San Gil, Santander, Colombia. (Participación invitada en Mesa Redonda, 90 minutos)
	11.083	“Antenas Integradas”, R. Murphy, International Engineering Seminar, Universidad San Gil, Colombia, septiembre 18, 2013, El Yopal, Casanare, Colombia; 20 de septiembre de 2013, San Gil, Santander, Colombia. (Conferencia Magistral invitada, 90 minutos)
	11.084	“Understanding the Properties of RF-MOSFETs Using the Smith Chart”, R. Murphy, World Engineering Education Forum (WEEF 2013), Cartagena, Colombia, septiembre 25, 2013. (Participación en sesión simultánea, 20 minutos)
	11.085	“Relationship with the Environment: Innovation and Entrepreneurship”, R. Murphy, World Engineering Education Forum (WEEF 2013), Cartagena, Colombia, septiembre 26, 2013. (Participación invitada en Mesa Redonda, 60 minutos)
2014	11.086	“Antenas Integradas”, R. Murphy, Universidad Veracruzana, Veracruz, Veracruz, México, octubre 31, 2014. (Conferencia magistral invitada, 90 minutos)
2015	11.087	“Characterization of Semiconductor Devices in the High-Frequency Regime”, R. Murphy, IEEE Latin American Symposium on Circuits and Systems (LASCAS 2015), Montevideo, Uruguay, febrero 25, 2015. (Curso Tutorial, 180 minutos)
	11.088	“A Bird’s-eye View of Microwave R&D in Latin America”, R. Murphy, IEEE International Microwave Symposium (IMS 2015), Phoenix, Arizona, EUA, mayo 21, 2015. (Participación en sesión simultánea, 10 minutos)

	11.089	“La Investigación en México, Realidad y Perspectiva”, R. Murphy, Tercer Encuentro de Jóvenes Investigadores, Universidad de Colima, octubre 16, 2015. (Conferencia Magistral invitada, 90 minutos)
	11.090	“Sensores para Aplicaciones Bio-Médicas”, R. Murphy, Coloquio de la Sociedad de Dispositivos Electrónicos de IEEE, Universidad Javeriana, Bogotá, Colombia, octubre 20, 2015. (Conferencia Magistral invitada, 90 minutos)
	11.091	“Sensores para Aplicaciones Bio-Médicas”, R. Murphy, Cuarto Congreso Internacional de Instrumentación, Control y Telecomunicaciones y Primer Congreso Internacional en Diseño, Fabricación y Nuevos Materiales, Universidad Santo Tomás, Tunja, Colombia, octubre 22, 2015. (Conferencia Magistral invitada, 90 minutos)
	11.092	“Diseño de Antenas”, R. Murphy, Cuarto Congreso Internacional de Instrumentación, Control y Telecomunicaciones y Primer Congreso Internacional en Diseño, Fabricación y Nuevos Materiales, Universidad Santo Tomás, Tunja, Colombia, octubre 23, 2015. (Curso tutorial, 270 minutos)
	11.093	“La Necesidad de Fomentar la Investigación de Alto Impacto en América Latina”, R. Murphy, Tercer Encuentro Grupos de Investigación, Universidad Distrital Francisco José de Caldas, Bogotá, Colombia, noviembre 18, 2015. (Conferencia Magistral invitada, 90 minutos)
2016	11.094	“Sensores para Aplicaciones Bio-Médicas”, R. Murphy, XXVI Simposium Internacional Tecnológica, Instituto Tecnológico de Morelia, Morelia, Michoacán, México, abril 21, 2016. (Conferencia Magistral invitada, 60 minutos)
	11.095	“Characterization of the MOS Transistor in the High-Frequency Regime”, R. Murphy, Universidade Federal do Santa Maria, Brasil, mayo 9, 2016. (Conferencia Magistral invitada, 90 minutos)
	11.096	“Characterization of the MOS Transistor in the High-Frequency Regime”, R. Murphy, Universidade Federal do Rio Grande do Sul, Brasil, mayo 12, 2016. (Conferencia Magistral invitada, 75 minutos)
	11.097	“An Overview of RF and Microwave Engineering Research Collaboration between Latin America and the Rest of the World”, R. Murphy, 46 th European Microwave Conference (EuMWC 2016), Londres, Inglaterra, octubre 6, 2016. (Participación en sesión simultánea, 20 minutos)

- 2017**
- 11.098** “A Versatile, CMOS Compatible, Integrated Antenna for Millimeter-Wave Applications”, R. Murphy, 2017 Latin American Symposium on Circuits and Systems (LASCAS 2017), Bariloche, Argentina, February 22, 2017.
(Participación en sesión simultánea, 20 minutos)
- 11.099** “The Global Impact of Electrical and Computer Engineering in Society. Case in Point: Latin America”, R. Murphy, Conferencia ECEDHA 2017, Miramar Beach, Florida, EUA, Marzo 18, 2017.
(Participación invitada en Mesa Redonda, 90 minutos)
- 11.100** “Panorama General del uso de Sensores para Aplicaciones en los Campos de la Salud”, R. Murphy, UPAEP, Puebla, abril 6, 2017.
(Conferencia Magistral invitada, 60 minutos)
- 11.101** “Importancia del Trabajo Científico”, R. Murphy, INAOE, Puebla, mayo 11, 2017.
(Conferencia Magistral invitada, 60 minutos)
- 11.102** “Antenas para Comunicaciones Inalámbricas y Otras Aplicaciones”, R. Murphy, UPAEP, Puebla, junio 30, 2017.
(Conferencia Magistral invitada, 30 minutos)
- 11.103** “Antenas en Circuitos Integrados”, R. Murphy, Universidad de Guadalajara, Guadalajara, Jalisco, agosto 23, 2017.
(Conferencia Magistral, 60 minutos)
- 11.104** “Antenas Integradas”, R. Murphy, Universidad Iberoamericana Puebla, octubre 5, 2017.
(Conferencia Magistral, 60 minutos)

12.-CITAS BIBLIOGRÁFICAS EXTERNAS

- | | | |
|-------------|---------------|---|
| 1990 | 12.001 | A Trabajo No. 10.02 En: Tesis de Maestría, Sotero Fuentes, INAOE, pp. 72, 1990. |
| 1991 | 12.002 | A Trabajo No. 10.02 En: Tesis de Maestría, Federico Sandoval, INAOE, pp. 16. 1991. |
| | 12.003 | A Trabajo No. 8.02 En: “Circuito Integrado para la Caracterización de Materiales, Procesos y Dispositivos”, J. De la Hidalga, M. Linares, P. Peykov, Memoria del congreso ELECTRO-91, pp. 797, 1991. |
| | 12.004 | A Trabajo No. 6.004 En: “Circuito Integrado para la Caracterización de Materiales, Procesos y Dispositivos”, J. De la Hidalga, M. Linares, P. Peykov, Memoria del congreso ELECTRO-91, pp. 800, 1991. |
| | 12.005 | A Trabajo No. 10.02 En: “Diseño de Circuitos Integrados Utilizando La Biblioteca de Celdas Estándar Digitales y el Proceso ECMOS I”, S. Fuentes, T. Flores, T. León, M. Aceves, J. Palomino, Reporte Técnico # 130, INAOE, 1991., pp. 66. |
| 1993 | 12.006 | A Trabajo No. 10.02 En: “Circuito Sumador Completo MOS: Una Revisión”, F. Sandoval, A. Juárez, Memoria del IV Congreso Internacional de Electrónica y Comunicaciones, CONIELECOMP UDLA'93, Universidad de las Américas, Puebla. Abril de 1993, pp. 460. |
| 1996 | 12.007 | A Trabajo No. 6.014 En: “Performance and Reliability Aspects of FOND: A New Deep Submicron CMOS Device Concept”, R. Bellens, G. Van den bosch, J.P. Miéville, G. Badenes, A. Clerix, G. Groeseneken, L. Deferm, H. Maes, IEEE Transactions on Electron Devices, Vol. 43, No. 9, septiembre 1996, pp. 1407-1415. |
| 1997 | 12.008 | A Trabajo No. 5.06 En: “Letters to the Editor”, Noel Artiles-León, Quality Engineering, Vol. 9, No. 1, marzo 1997, pp. xi-xii. |
| 1998 | 12.009 | A Trabajo No. 6.014 En: “A Comprehensive Closed-Form Model for the Quantized Accumulation Layer in MOS Structures”, V. Kol'dyaev, G. Van Den Bosch, L. Deferm, Solid State Electronics, Vol. 42, No. 1, enero 1998, pp. 50. |
| | 12.010 | A Trabajo No. 10.03 En: “Design for High-Frequency Integrated Circuits Using CMOS and BiCMOS Technologies”, Ma. Flora Carreto Castro, Tesis Doctoral, INAOE, febrero 1998, pp. 53, 54, 56, 60, 61, 62. |

- 12.011** A Trabajo No. 6.014 En: "A Possible Mechanism for Reconciling Large Gate-Drain Overlap Capacitance with a Small Difference Between Polysilicon Gate Length and Effective Channel Length in an Advanced Technology PFET", R. Young, L. Su, M. leong, S. Kapur, IEEE Electron Device Letters, Vol. 19, No. 7, julio 1998, pp. 234.
- 2000** **12.012** A Trabajo No. 10.03 En: "Low Temperature Electronics: Physics, Devices, Circuits and Applications", E. Gutiérrez, M.J. Deen, C. Claeys (editores), Academic Press, San Diego, California EUA, 2000, pp. 119, 128.
- 12.013** A Trabajo No. 6.018 En: "Low Temperature Electronics: Physics, Devices, Circuits and Applications", E. Gutiérrez, M.J. Deen, C. Claeys (editores), Academic Press, San Diego, California EUA, 2000, pp. 140.
- 12.014** A Trabajo No. 10.04 En: "El Memristor como Elemento Básico de Circuito", R. Enríquez, A. Gallardo, Memoria del XV Congreso de Instrumentación SOMI XV, Trabajo ELE-15, pp. 2.
- 12.015** A Trabajo No. 5.07 En: "1.7 GHz Bipolar Optoelectronic Receiver Using Conventional 0.8 μ m BiCMOS Process", G. Halkias, N. Haralabidis, E.D. Kyriakis-Bitzaros, S. Katsafouros, Memoria del IEEE International Symposium on Circuits and Systems ISCAS 2000, mayo 2000, pp. V-417.
- 12.016** A Trabajo No. 6.014 En: "Novel Techniques for Data Retention and L_{eff} Measurements in Two Bit MicroFlash Memory Cells", Y. Roizin, A. Yankelevich, Y. Netzer, Memoria de la AIP Conference on Characterization and Metrology for ULSI Technology 2000, junio 2000, pp. 182.
- 2001** **12.017** A Trabajo No. 5.07 En: "Design of a 1.8GHz Low-Noise Amplifier for RF Front-End in a 0.8 μ m CMOS Technology", S. Park, W. Kim, IEEE Transactions on Consumer Electronics, Vol. 47, No. 1, febrero 2001, pp. 10-15.
- 12.018** A Trabajo No. 10.04 En: "Fabricación y Caracterización de Guías de Onda Coplanares en Silicio con SiO₂ y SRO con $R_0=20$ y 30", M. Herrera, Tesis de Maestría, INAOE, 2001, pp. 34.
- 12.019** A Trabajo No. 10.04 En: "Fabricación y Caracterización de Guías de Onda Coplanares en Silicio con SiO₂ y SRO con $R_0=10$ y 20", L.E. Sánchez, Tesis de Maestría, INAOE, 2001, pp. 25.

- 12.020** A Trabajo No. 5.07 En: "Etude et réalisation de circuits convoyers de courant de second génération en technologie BiCMOS. Application à l'amplification RF réglable", F. Seguin, Tesis Doctoral, Universidad de Burdeos, Francia, diciembre 14 2001, pp. 226-227.
- 2002** **12.021** A Trabajo No. 10.03 En: "Análisis de Circuitos con CADENCE PSpice", David Báez López, Alfaomega Grupo Editor, México DF, 2002, ISBN 970-15-0780-0, pp. 104.
- 12.022** A Trabajo No. 5.07 En: "Complementary VHF CMOS Active Inductor", A. Thanachayanont, S.S. Ngow, Memoria del ITC-CSCC 2002, julio 2002, pp. 345.
- 12.023** A Trabajo No. 5.07 En: "Class AB VHF CMOS Active Inductor", A. Thanachayanont, S.S. Ngow, Memoria del IEEE Midwest Symposium on Circuits and Systems MWSCAS 2002, agosto 2002, Vol. I, pp. 64-67.
- 12.024** A Trabajo No. 5.07 En: "Low Voltage High-Q VHF CMOS Transistor-Only Active Inductor", A. Thanachayanont, S.S. Ngow, Memoria del IEEE Midwest Symposium on Circuits and Systems MWSCAS 2002, agosto 2002, Vol. III, pp. 552-555.
- 12.025** A Trabajo No. 6.014 En: "A New Physical Modeling of Parasitic Capacitances of Deep-Submicron LDD MOSFETs", F. Prégaldiny, C. Lallement, D. Mathiot, Memoria Técnica de 2002 European Solid State Device Research Conference (ESSDERC 2002), septiembre 2002, pp. 1-4.
- 12.026** A Trabajo No. 5.07 En: "CMOS Transistor-Only Active Inductor for IF/RF Applications", A. Thanachayanont, Memoria del IEEE International Conference on Industrial Technology (ICIT 2002), Vol. 2, diciembre 2002, pp. 1209-1212.
- 12.027** A Trabajo No. 6.014 En: "A Simple Efficient Model of Parasitic Capacitances of Deep-Submicron LDD MOSFETs", Prégaldiny, F., Lallement, C., Mathiot, D., Solid-State Electronics, Vol. 46, No. 12, diciembre 2002, pp. 2191-2198.
- 2003** **12.028** A Trabajo No. 5.07 En: "Single Chip 1.8 GHz Band Pass LNA with Temperature Self-Compensation", D. Zito, L. Fanucci, B. Neri, S. Di Pascoli, G. Scandurra, Memoria Técnica del International Symposium on Signals, Circuits and Systems 2003 (SCS 2003), Vol. 1., julio 2003 pp. 121-124.
- 12.029** A Trabajo No. 10.06 En: "Charge Trapping Phenomenon in Al/SRO/Al on Si Structure by Lateral Electrical Stress", Z. Yu, M. Aceves, Superficies y Vacío, Vol. 16, No. 4, diciembre 2003, pp. 25-29.

- 12.030** A Trabajo No. 5.10 En: "Inter- and Intra-Chip Wireless Interconnection", L. Xuejun, Tesis de Licenciatura, Nanyang Technological University, Singapur, diciembre 2003, pp. 1-126.
- 12.031** A Trabajo No. 6.014 En: "Étude et modélisation du comportement électrique des transistors MOS fortement submicroniques", Prégaldiny, F., Tesis de Doctorado, Université Louis Pasteur, Strasburgo, Francia, diciembre 2003, pp. 1-199.
- 2004** **12.032** A Trabajo No. 5.07 En: "A Gain-Controllable Wide-Band Low-Noise Amplifier in Low-Cost 0.8- μ m Si BiCMOS Technology", F. Seguin, B. Godara, F. Alicalapa, A. Fabre, IEEE Transactions on Microwave Theory and Techniques, Vol. 52, No. 1, enero 2004, pp. 158.
- 12.033** A Trabajo No. 6.037 En: "Design of Silicon-Based Suspended Inductors for UHF Applications", F. Sandoval, L. Flores, Memoria del XIV Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 04), febrero 2004, pp. 228-234.
- 12.034** A Trabajo No. 6.037 En: "Technological Considerations for Designing Bulkless Inductors for High-Frequency Applications", F. Sandoval, L. Flores, Memoria del X Workshop Internacional Iberchip, marzo 2004, pp. 186-193.
- 12.035** A Trabajo No. 5.10 En: "Small-Signal Modeling of RF CMOS", Tesis Doctoral, Jaejune Jang, Stanford University, agosto 2004.
- 12.036** A Trabajo No. 5.12 En: "Response to Comments on "A Direct Extraction Technique for a Small-Signal MOSFET Equivalent Circuit with Substrate Parameters"", S. Lee, Microwave and Optical Technology Letters, Vol. 43, No. 3, septiembre 2004, pp. 269.
- 12.037** A Trabajo No. 5.10 En: "Analysis of Effective Gate Resistance Characteristics in Nano-Scale MOSFET for RFIC", H.S. Yun, S. Lim, J.H. Ahn, H.D. Lee, Journal of the Institute of Electronics Engineers of Korea, SD, Semiconductors and Devices, Vol. 41, No. 11, noviembre 2004, pp. 965-970.
- 2005** **12.038** A Trabajo No. 6.046 En: "Effects of Technology and Dimensional Scaling on Input Loss Prediction of RF MOSFETs", T. Das, C. Washburn, P.R. Mukund, S. Howard, K. Paradis, J.G. Jang, J. Kolnik, J. Burleson, Memoria Técnica de 18th International IEEE Conference on VLSI Design, enero 2005, pp. 295-300.

- 12.039** A Trabajo No. 5.11 En: "Simulation of the Contribution of Magnetic Films on Planar Inductors Characteristics", E. Gamet, J.P. Chatelon, T. Rouiller, B. Bayard, G. Noyel, J. Rousseau, Journal of Magnetism and Magnetic Materials, Vol. 288, marzo 2005, pp. 121-129.
- 12.040** A Trabajo No. 6.046 En: "Accurate Performance Prediction of Multi-GHz CML with Data Run-Length Variations", S.R. Bandi, C. Washburn, P.R. Mukund, J. Kolnik, M. Liu, K. Paradis, S. Howard, J. Burleson, Memoria Técnica del IEEE International Symposium on Circuits and Systems 2005 (ISCAS 2005), Kobe, Japón, mayo 23-26 2005, pp. 5103-5106.
- 12.041** A Trabajo No. 5.13 En: "Solar Cells Based On $a\text{-Si}_{0.80}\text{Ge}_{0.20}\text{:H}$ Amorphous Films", B.A. Najafov, Ukranian Journal of Physics, Vol. 50, No. 5, mayo 2005, pp. 483-488.
- 12.042** A Trabajo No. 10.06 En: "Study of Carrier Transport Mechanisms in $\text{Au}/(\text{Si}/\text{SiO}_2)/\text{p-Si}$ Structure", K.B. Zhang, S.Y. Ma, Electronic Components & Materials, Vol. 24, No. 7, julio 2005, pp. 56-60.
- 12.043** A Trabajo No. 5.12 En: "An Analytical Parameter Extraction of the Small-Signal Model for RF MOSFETs", Y.S. Chi, J.X. Lu, S.Y. Zhang, Z.J. Wu, F.Y. Huang, Memoria Técnica del 2005 IEEE Conference on Electron Devices and Solid-State Circuits, China, diciembre 19-21 2005, pp. 555-558.
- 2006** **12.044** A Trabajo No. 5.10 En: "Characterization and Modeling for 0.13 μm RF MOSFETs", C. Yusong, H. Fengyi, W. Zhongjie, Z. Shaoyong, K. Xiaoming, W. Zhigong, Chinese Journal of Semiconductors, Vol. 27, No. 2, febrero 2006, pp. 373-376.
- 12.045** A Trabajo No. 6.046 En: "Effect of Gate Poly-Silicon Depletion on MOSFET Input Impedance", S.R. Bandi, C. Washburn, P.R. Mukund, J. Kolnik, K. Paradis, S. Howard, J. Burleson, IEEE Microwave and Wireless Components Letters, Vol. 16, No. 5, mayo 2006, pp. 290-292.
- 12.046** A Trabajo No. 5.10 En: Patente "United States Patent 7038523, Voltaje Trimming Circuit", J. Suh, J.P. Kim, otorgado el 2 de mayo de 2006.
- 12.047** A Trabajo No. 6.046 En: "A Universal Common-Source and Common-Drain Model for 1-20GHz Frequency Range", S. S. Sridharan, S.R. Bandi, C. Washburn, P.R. Mukund, J. Kolnik, K. Paradis, S. Howard, J. Burleson, Memoria Técnica del 2006 IEEE International Symposium on Circuits and Systems, ISCAS 2006, mayo 2006, pp. 3313-3316.

- 12.048** A Trabajo No. 5.10 En: "Fabrication of T-Shaped Gate Diamond Metal-Insulator-Semiconductor Field Effect Transistors", K. Hirama, S. Miyamoto, H. Matsudaira, H. Umezawa, H. Kwarada, Japanese Journal of Applied Physics, Vol. 45, No. 7, julio 2006, pp. 5681-5684.
- 12.049** A Trabajo No. 5.17 En: "Embedded Test Circuit and Method for Radio Frequency (RF) Systems-on-a-Chip (SOCS)", J.S. Yoon, Tesis Doctoral, University of Florida, EUA, julio 2006.
- 12.050** A Trabajo No. 6.046 En: "Universal MOSFET Gate Impedance Model for 200 MHz—20 GHz Frequency Range", S.R. Bandi, C. Washburn, P.R. Mukund, J. Kolnik, K. Paradis, S. Howard, J. Burleson, Solid State Electronics, Vol. 50, No. 8, agosto 2006, pp. 1450-1460.
- 12.051** A Trabajo No. 5.13 En: "A Compact Equivalent Circuit for the Dark Current-Voltage Characteristics of Nonideal Solar Cells", J. Pallarès, R. Cabré, L.F. Marsall, Journal of Applied Physics, Vol. 100, No. 8, octubre 2006, pp. 084513-1-084513-5.
- 12.052** A Trabajo No. 6.046 En: "A New Substrate Network Model and Parameter Extraction for RF Nano-CMOS", G.B. Choi, S.H. Hong, H.S. Kang, Y.H. Jeong, IEEE Nanotechnology Materials and Devices Conference, 2006 (NMDC 2006), 22-25 Oct. 2006 Vol. 1, pp. 508 – 509.
- 12.053** A Trabajo No. 5.12 En: "A New Substrate Network Model and Parameter Extraction for RF Nano-CMOS", G.B. Choi, S.H. Hong, H.S. Kang, Y.H. Jeong, IEEE Nanotechnology Materials and Devices Conference, 2006 (NMDC 2006), 22-25 Oct. 2006 Vol. 1, pp. 508 – 509.
- 12.054** A Trabajo No. 6.050 En: "Accurate Modeling and Extraction Methodology for RF-MOSFET Valid Up to 40GHz", J. Liu, X.J. Xu, L.L. Sun, 8th International Conference on Solid-State and Integrated Circuit Technology (ICSICT 2006), Shanghai, China, octubre 23-26 2006, pp. 1339-1342.
- 12.055** A Trabajo No. 5.17 En: "Accurate Modeling and Extraction Methodology for RF-MOSFET Valid Up to 40GHz", J. Liu, X.J. Xu, L.L. Sun, 8th International Conference on Solid-State and Integrated Circuit Technology (ICSICT 2006), Shanghai, China, octubre 23-26 2006, pp. 1339-1342.

- 12.056** A Trabajo No. 5.17 En: "Improving the Accuracy of the De-Embedding Methods for On-Wafer RF Measurements", M. Drakaki, A. Hatzopoulos, S. Siskos, Memoria Técnica de la "XXI Conference on Design of Circuits and Integrated Systems (DCIS2006)", Barcelona, España, Noviembre 2006, pp.144-1-144-5.
- 2007** **12.057** A Trabajo No. 5.17 En: "RF-CMOS Modeling: RF-MOSFET Modeling for Low Power Applications", L. Jun, S. Lingling, X. Xiaojun, Chinese Journal of Semiconductors, Vol. 28, No. 1, enero 2007, pp. 131-137.
- 12.058** A Trabajo No. 5.17 En: "RF-CMOS Modeling: Parasitic Analysis for MOST On-Wafer Test Structure", L. Jun, S. Lingling, X. Xiaojun, Chinese Journal of Semiconductors, Vol. 28, No. 2, febrero 2007, pp. 246-251.
- 12.059** A Trabajo No. 5.17 En: "Multiport Measurement Method Using a Two-Port Network Analyzer With Remaining Ports Unterminated", D.G. Kam, J. Kim, IEEE Microwave and Wireless Components Letters, Vol. 17, No. 9, septiembre 2007, pp. 694-696.
- 12.060** A Trabajo No. 5.13 En: "Band Offsets and Transport Mechanisms of Hydrogenated Nanocrystalline Silicon/Crystalline Silicon Heterojunction Diode: Key Properties for Device Applications", J.J. Lu, J. Chen, Y.L. He, W.Z. Shen, Journal of Applied Physics, Vol. 102, No. 6, septiembre 2007, pp. 063701-1-063701-7.
- 12.061** A Trabajo No. 5.13 En: "Solar Energy Converters Based on a-Si_{0.80} Ge_{0.20}: H Films", B.A. Najafov, V.R. Figarov, International Journal of Sustainable Energy, Vol. 26, No. 3, septiembre 2007, pp. 149-157.
- 2008** **12.062** A Trabajo No. 5.12 En: "Development of RF High-Power Diamond MOSFETs with High-Density Hole Channel", K. Hirama, Tesis Doctoral, Waseda University, Japón, febrero 2008.
- 12.063** A Trabajo No. 5.13 En: "Determining Band Offset and Interface Charge Density of Hydrogenated Nanocrystalline Silicon / Crystalline Silicon Heterojunction Diode by C-V Matching Method", J.J. Lu, Z.Z. Jiang, J. Chen, Y.L. He, W.Z. Shen, Proceedings of SPIE, Vol. 6984, Article Number 69840B, marzo 2008.
- 12.064** A Trabajo No. 5.10 En: "RF-Extraction Methods for MOSFET Series Resistances: A Fair Comparison", J.C. Tinoco, J.P. Raskin, Memoria Técnica de la Seventh International Caribbean Conference on Devices, Circuits and Systems, abril 2008, pp. 1-6.

- 12.065** A Trabajo No. 5.07 En: "CMOS Active Inductors and Transformers", F. Yuan, Springer-Verlag, ISBN 0387764771, junio 2008.
- 12.066** A Trabajo No. 5.12 En: "High-Frequency FET Modeling in GaN with Dispersion Effects", M. Morgensen, Tesis de Maestría, North Carolina State University, septiembre 2008.
- 12.067** A Trabajo No. 6.050 En: "An Approach for Determining MOSFET Small-signal Circuit Model Parameters", Q. Wang, C. Yuan, Y. Huang, J. Gao, Microwave Journal, Vol. 51, No. 10, octubre 2008, pp. 116-123.
- 12.068** A Trabajo No. 5.17 En: "Small Signal and Noise Equivalent Circuit for CMOS 65 nm up to 110 GHz", N. Waldhoff, C. Andrei, D. Gloria, F. Danneville, G. Dambrine, Memoria Técnica de 38th European Microwave Conference, octubre 2008, pp. 321-324.
- 12.069** A Trabajo No. 5.12 En: "Revised RF Extraction Methods for Deep Submicron MOSFETs", J.C. Tinoco, J.P. Raskin, Memoria Técnica de 3rd European Microwave Integrated Circuits Conference, octubre 2008, pp. 321-324.
- 12.070** A Trabajo No. 5.17 En: "A Comparative Evaluation of De-Embedding Methods for On-Wafer RF CMOS Inductor S-Parameters Measurements", M. Drakaki, A. Hatzopoulos, S. Siskos, Physica Status Solidi (c), Vol. 5, No. 12, diciembre 2008, pp. 3671-3676.
- 12.071** A Trabajo No. 5.17 En: "A General Statistical Equivalent-Circuit-Based De-Embedding Procedure for High Frequency Measurements", M. Ferndahl, C. Fager, K. Andersson, P. Linnér, H.O. Vikes, H. Zirath, IEEE Transactions on Microwave Theory and Techniques, Vol. 56, No. 12, diciembre 2008, pp. 2692-2700.
- 12.072** A Trabajo No. 5.14 En: "Modeling and Noise Parameter Extraction of Nano-Wire Transistors", Pallavi Deshmukh, Tesis de Maestría, San Jose State University, diciembre 2008.
- 2009** **12.073** A Trabajo No. 5.17 En: "Five-Step (Pad-Pad Short-Pad Open-Short-Open) De-Embedding Method and Its Verification", I.M. Kang, S.J. Jung, T.H. Choi, J.H. Jung, C. Chung, H.S. Kim, H. Oh, H.W. Lee, G. Jo, Y.K. Kim, H.G. Kim, K.M. Choi, IEEE Electron Device Letters, Vol. 30, No. 4, abril 2009, pp. 398-400.
- 12.074** A Trabajo No. 5.17 En: "Improved Characterization Methodology for MOSFETs up to 220GHz", N. Waldhoff, C. Andrei, D. Gloria, S. Lepilliet, F. Danneville, G. Dambrine, IEEE Transactions on Microwave Theory and Techniques, Vol. 57, No. 5, mayo 2009, pp. 1237-1243.

- 12.075** A Trabajo No. 5.17 En: "De-Embedding Method for On-Wafer RF CMOS Inductor Measurements", M. Drakaki, A. A. Hatzopoulos, S. Siskos, Microelectronics Journal, Vol. 40, No. 6, junio 2009, pp. 958-965.
- 12.076** A Trabajo No. 5.17 En: "Scalable Small-Signal Modeling of RF CMOS FET Based On 3-D EM-Based Extraction of Parasitic Effects", G. Jung, W. Choi, Y. Kwon, Memoria Técnica de IEEE MTT-S International Microwave Symposium, junio 2009, pp. 873-876.
- 12.077** A Trabajo No. 5.17 En: "Multi-Line TRL Calibration Compared to a General De-Embedding Method", M. Ferndahl, K. Andersson, C. Fager, Memoria Técnica de 2009 Microwave Measurement Conference, ARFTG 09, junio 2009, pp. 1-5.
- 12.078** A Trabajo No. 5.10 En: "Effects of Multigate-Feeding Structure on the Gate Resistance and RF Characteristics of 0.1- μ m Metamorphic High Electron-Mobility Transistors", J.H. Oh, M. Han, S.J. Lee, B.C. Jun, S.W. Moon, J.S. Lee, J.K. Rhee, S.D. Kim, IEEE Transactions on Microwave Theory and Techniques, Vol. 57, No. 6, junio 2009, pp. 1487-1493.
- 12.079** A Trabajo No. 10.05 En: "Procedimientos Endoscópicos en Gastroenterología/ Endoscopic Procedures in Gastroenterology", J.A. Córdova, A. De la Torre, Editorial Médica Panamericana, agosto 2009.
- 12.080** A Trabajo No. 5.12 En: "New RF Extrinsic Resistances Extraction Procedure for Deep-Submicron MOS Transistors", J.C. Tinoco, J.P. Raskin, International Journal of Numerical Modelling: Electronic Networks, Devices and Fields, septiembre 2009, pp. 1-20.
- 12.081** A Trabajo No. 5.10 En: "Comparative Analysis of VDMOS/LDMOS Power Transistors for RF Amplifiers", N. Chevaux, M.M. De Souza, IEEE Transactions on Microwave Theory and Techniques, Vol. 57, No. 11, noviembre 2009, pp. 2643-2651.
- 12.082** A Trabajo No. 5.17 En: "Deembedding Accuracy for Device Scale and Interconnection Line Parasitics", J. Lee, J. Lee, J. Jeon, H.S. Jhon, H. Shin, IEEE Microwave and Wireless Components Letters, Vol. 19, No. 11, noviembre 2009, pp. 713-715.

- 12.083** A Trabajo No. 5.17 En: "Scalable Small-Signal Modeling of RF CMOS FET Based On 3-D EM-Based Extraction of Parasitic Effects and Its Application to Millimeter-Wave Amplifier Design", W. Choi, G. Jung, J. Kim, Y. Kwon, IEEE Transactions on Microwave Theory and Techniques, Vol. 57, No. 12, diciembre 2009, pp. 3345-3353.
- 2010**
- 12.084** A Trabajo No. 6.055 En: "Crosstalk Noise Voltage of Coupling RC Interconnects with Temperature Distribution", W. Zeng, D. Gang, Y. Yintang L. Jianwei, Chinese Journal of Electronics, Vol. 19, No. 1, enero 2010, pp. 43-47.
- 12.085** A Trabajo No. 5.17 En: "Rapid Modeling and Efficient Characterization of Shielded Oval-Shaped Spiral Inductors", I. Alam, P. Papadopoulos, S. Stefanou, K. Nikellis, Memoria Técnica del 2010 Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF), enero 2010, pp. 29-32.
- 12.086** A Trabajo No. 5.06 En: "Statistical Methods for Engineers, Third Edition", G. Vining, S.M. Kowalsky, Cenage Learning, ISBN 0-538-73723-9 (978-0-538-73723-4) enero 2010, pp. 489, 509.
- 12.087** A Trabajo No. 5.10 En: "New RF Intrinsic Parameters Extraction Procedure for Advanced MOS Transistors", J.C. Tinoco, A. G. Martínez-López, M. Emam, J.P. Raskin, Memoria Técnica de la 2010 IEEE International Conference on Microelectronic Test Structures, marzo 22-25 2010, Hiroshima, Japón, pp. 86-89.
- 12.088** A Trabajo No. 5.12 En: "Microwave and Millimeter Wave Technologies: from Photonic Bandgap Devices to Antenna and Applications" Capítulo 9: "Advanced RF MOSFET's for microwave and millimeter wave applications: RF characterization issues", J.C. Tinoco, J.P. Raskin, In-Tech, India, marzo 2010, ISBN 978-953-7619-66-4, pp. 205-230.
- 12.089** A Trabajo No. 5.17 En: "A 2.4 GHz Ultra-Low-Power Low-Noise-Amplifier", N.K. Midtflå, Tesis de Maestría, Norwegian University of Science and Technology, junio 2010.
- 12.090** A Trabajo No. 5.12 En: "Nanoscale CMOS: Innovative Materials, Modeling and Characterization", F. Balestra (editor), John Wiley & Sons, ISBN 978-1-84821-180-3, julio 2010, pp. 611.
- 12.091** A Trabajo No. 5.12 En: "A Scalable Model of RF MOSFET Source and Drain Resistances for RFIC Design", Y. Yu, L. Sun, J. Liu, Chinese Journal of Electron Devices, Vol. 33, No. 4, agosto 2010, pp. 428-432.

- 12.092** A Trabajo No. 5.17 En: "RF Modeling of Through Silicon Vias (TSVs) in 3D IC", C.W. Luo, Y.C. Wu, J.J. Wang, S.S.H. Hsu, Extended Abstracts of the 2010 International Conference on Solid State Devices and Materials, septiembre 22-24, Tokyo, Japón, pp. 239-240.
- 12.093** A Trabajo No. 5.12 En: "Accurate Small Signal Modeling and Extraction of Silicon MOSFET for RF IC Application", Y. Tang, L. Zhang, Y. Wang, Solid State Electronics, Vol. 54, No. 11, noviembre 2010, pp. 1312-1318.
- 12.094** A Trabajo No. 5.17 En: "Accurate Small Signal Modeling and Extraction of Silicon MOSFET for RF IC Application", Y. Tang, L. Zhang, Y. Wang, Solid State Electronics, Vol. 54, No. 11, noviembre 2010, pp. 1312-1318.
- 12.095** A Trabajo No. 5.17 En: "Wide Band and Noise Characterization of Various MOSFETs for Optimized Use in RF Circuits", M. Emam, Tesis Doctoral, Université Catholique de Louvain, noviembre 2010.
- 12.096** A Trabajo No. 5.11 En: "Contribution à la Réalisation d'une Micro-Inductance Planaire", Allassem Désiré, Tesis Doctoral, Université Jean Monnet de Saint-Étienne, noviembre 2010.
- 12.097** A Trabajo No. 5.17 En: "De-Embedding Transmission Lines Using a Full-Wave EM-Simulated Pad Model", C.H.J Poh, D.C. Howard, P. Cheng, J.D. Cressler, J. Papapolymerou, Memoria Técnica de 2010 Asia Pacific Microwave Conference, diciembre 2010, pp. 1208-1211.
- 2011** **12.098** A Trabajo No. 5.10 En: "Mobility Degradation and Transistor Asymmetry Impact on Field Effect Transistor Access Resistances Extraction", J. Tinoco, A. Martínez, J. Raskin, Solid State Electronics, Vol. 56, No. 1, enero 2011, pp. 214-218.
- 12.099** A Trabajo No. 5.17 En: "Conversion Efficiency Enhancement of Millimeter-Wave Optoelectronic Mixers for Fiber-Fed Wireless System", J.Y. Kim, Tesis Doctoral, Yonsei University, enero 2011.
- 12.100** A Trabajo No. 6.050 En: "Performance Limits of RF Power CMOS", U. Gogineni, Tesis Doctoral, Massachusetts Institute of Technology, febrero 2011.
- 12.101** A Trabajo No. 6.050 En: "Bias-Dependent Small-Signal Modeling Based on Neuro-Space Mapping for MOSFET", S. Li, J. Cheng, B. Han, J. Gao, International Journal of RF and Microwave Computer Aided Engineering, Vol. 21, No. 2, marzo 2011, pp. 182-189.

- 12.102** A Trabajo No. 5.17 En: "Silicon High Frequency Test Structures Improvement for Millimeter Wave Varactors Characterization, Optimization and Modeling", F. Sonnerat, R. Debroucke, Y. Morandini, D. Gloria, J.D. Arnould, Memoria Técnica de 24th International Conference on Microelectronic Test Structures, abril 2011, pp. 101-104 .
- 12.103** A Trabajo No. 6.062 En: "A New Design for Rotational, Tunable Wideband RF MEMS Capacitors", J. Pagazani, P. Nicole, L. Rousseau, F. Marty, G. Lissorgues, Microsystem Technologies, Vol. 17, No. 4, abril 2011, pp. 513-522.
- 12.104** A Trabajo No. 6.050 En: "Neural-Space Mapping-Based Large-Signal Modeling for MOSFET", S. Li, X. Li, J. Gao, International Journal of RF and Microwave Computer Aided Engineering, Vol. 21, No. 3, mayo 2011, pp. 353-362.
- 12.105** A Trabajo No. 5.17 En: "Small Signal and HF Noise Performance of 45 nm CMOS Technology in mmW Range", L. Poulain, N. Waldhoff, D. Gloria, F. Danneville, G. Dambrine, Memoria Técnica de 2011 IEEE Radio Frequency Integrated Circuits Symposium (RFIC), junio 2011, pp. 1-4.
- 12.106** A Trabajo No. 5.17 En: "Modeling a SCR-Based Protection Structure for RF-ESD Co-Design Simulations", A. Romanescu, P. Ferrari, J.D. Arnould, P. Fonteneau, C.A. Legrand, Memoria Técnica de 2011 IEEE MTT-S International Microwave Symposium, junio 2011, pp. 1-4.
- 12.107** A Trabajo No. 6.050 En: "RF MOSFET DC Modeling Technique Based on GaAs STATZ Model", J. Cheng, B. Han, S. Li, G. Zhai, L. Sun, J. Gao, Semiconductor Technology, Vol. 36, No. 8, agosto 2011, pp. 591-595.
- 12.108** A Trabajo No. 5.17 En: "SiGe HBT BiCMOS RF Front-Ends for Radar Systems", Tesis Doctoral, J Chung Hang Poh, Georgia Institute of Technology, diciembre 2011.
- 12.109** A Trabajo No. 5.17 En: "Layout Optimization for RF Performance Enhancement in 90-nm Low-Power NMOS", W. Zheng, W. Li, J. Liu, L. Sun, Chinese Journal of Electron Devices, Vol. 34, No. 6, diciembre 2011, pp. 645-648.
- 2012** **12.110** A Trabajo No. 5.17 En: "Comparison of SOS MOSFET's Equivalent Circuit Parameters Extracted From LCR Meter and VNA Measurement", K. Bertling, A.D. Rakic, Y.T. Yeow, A. Brawley, H. Domyo, F.M. Rotella, IEEE Transactions on Electron Devices, Vol. 59, No. 1, enero 2012, pp. 20-24.

- 12.111** A Trabajo No. 5.12 En: "Modeling Inductive Behavior of MOSFET Scattering Parameter S_{22} in the Breakdown Regime", C.I. Lee, W.C. Lin, Y.T. Lin, IEEE Transactions on Microwave Theory and Techniques, Vol. 60, No. 3, marzo 2012, pp. 502-508.
- 12.112** A Trabajo No. 5.11 En: "Frequency Characteristics of Octagonal Spiral Planar Inductor", J.W. Kim, Journal of the Korea Academia-Industrial Cooperation Society, Vol. 13, No. 3, marzo 2012, pp. 1284-1287.
- 12.113** A Trabajo No. 6.050 En: "An Improved and Simple Parameter Extraction Method and Scaling Model for RFMOSFETs up to 40GHz", J. Cheng, B. Han, S. Li, G. Zhai, L. Sun, J. Gao, International Journal of Electronics, Vol. 99, No. 5, mayo 2012, pp. 707-718.
- 12.114** A Trabajo No. 5.21 En: "RF Compact Modeling of High-Voltage MOSFETs", A. Bazigos, F. Krummenacher, J.M. Sallese, M. Bucher, E. Seebacher, IETE Journal of Research, Vol. 58, No. 3, mayo-junio 2012, pp. 214-221.
- 12.115** A Trabajo No. 6.050 En: "Modeling and Extraction Technique for Parasitic Resistances in MOSFETs Combining DC I-V and Low Frequency C-V Measurements", J.S. Shin, H. Bae, E. Hong, J. Jang, D. Yun, J. Lee, D.H. Kim, D.M. Kim, Solid State Electronics, Vol. 72, junio 2012, pp. 78-81.
- 12.116** A Trabajo No. 5.07 En: "On the Possibility of Using CMOS Active Inductors for Telecommunications Filters Implementations", C. Andriesei, V. Maftai, L. Goras, F. Temcamani, B. Delacressonniere, Buletinul Institutului Politehnic din Iași, Vol. LVIII, No. 2, junio 2012, pp. 43-52.
- 12.117** A Trabajo No. 5.17 En: "Nonlinear Transistor Model Parameter Extraction Techniques", M. Rudolph, C. Fager, D.E. Root (Editors), Cambridge University Press, 2012, ISBN 978-0-521-76210-6.
- 12.118** A Trabajo No. 5.17 En: "On the De-Embedding Issue of Millimeter-Wave and Sub-Millimeter-Wave Measurement and Circuit Design", B. Zhang, Y.Z. Xiong, L. Wang, S. Hu, J.L.W. Li, IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol. 2, No. 8, agosto 2012, pp. 361-369.
- 12.119** A Trabajo No. 5.17 En: "On-Chip Power Supply Noise: Scaling, Suppression and Detection", T. Karim, Tesis Doctoral, Universidad de Waterloo, Waterloo, Canadá, agosto 2012.

- 12.120** A Trabajo No. 5.17 En: "A Study of STI Stress Impact on DC Performance of Nano-scale NMOS", Y.J. Yu, W.J. Li, X. Fang, Proceedings of the IEEE 11th International Conference on Solid-State and Integrated Circuit Technology (ICSICT), noviembre 2012, pp. 830-832.
- 2013**
- 12.121** A Trabajo No. 5.21 En: "Revisiting MOSFET Threshold Extraction Methods", A. Ortiz, F. García, J. Muci, A. Terán, J.J. Liou, C.S. Ho, Microelectronics Reliability, Vol. 53, No. 1, enero 2013, pp. 90-104.
- 12.122** A Trabajo No. 5.17 En: "A Comprehensive Review on Microwave FinFET Modeling for Progressing Beyond the State of Art", G. Crupi, D.M.M. Schreurs, J.P. Raskin, A. Caddemi, Solid State Electronics, Vol. 80, febrero 2013, pp. 81-95.
- 12.123** A Trabajo No. 5.11 En: "Conception, Réalisation et Caractérisation d'Inductance Planaires a Couches Magnétiques", Yaya Dagal Dari, Tesis Doctoral, Université Jean Monnet de Saint-Étienne, marzo 2013.
- 12.124** A Trabajo No. 5.17 En: "Novel Extraction Method for Source and Drain Series Resistances in Silicon Nanowire Metal-Oxide-Semiconductor Field-Effect-Transistors Based on Radio-Frequency Analysis", K.R. Kim, S. Shin, S. Cho, J.H. Lee, M. Kang, Japanese Journal of Applied Physics, Vol. 52, No. 4, abril 2013, pp. 04CC14-1-04CC14-4.
- 12.125** A Trabajo No. 6.062 En: "Scalable Design of an IMS Cross-Flow Micro-Generator/Ion Detector", J.J. Ortiz, C. Nigri, C. Lasorsa, Journal of Micromechanics and Microengineering, Vol. 23, No. 4, abril 2013, pp. 1-8.
- 12.126** A Trabajo No. 5.20 En: "Transient Sensitivity of Sectorial Split-Drain Magnetic Field-Effect Transistor", Z. Yang, S.L. Siu, W.S. Tam, C.W. Kok, C.W. Leung, P.T. Lai, H. Wong, P.W.T. Pong, IEEE Transactions on Magnetics, Vol. 49, No. 7, julio 2013, pp. 4048-4051.
- 12.127** A Trabajo No. 5.09 En: "Passive Inductors in Silicon: A Design Proposal", O. Nolasco, F. Sandoval, E. Ortega, J. Gurrola, Proceedings of the 2013 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), noviembre 2013, pp. 1-6.
- 12.128** A Trabajo No. 5.17 En: "Passive Inductors in Silicon: A Design Proposal", O. Nolasco, F. Sandoval, E. Ortega, J. Gurrola, Proceedings of the 2013 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), noviembre 2013, pp. 1-6.

- 12.129** A Trabajo No. 5.11 En: “Fabrication and Characterization of Micro-Inductors Deposited on Magnetic Thin and Thick Layers”, A. Desiré, A. Kriga, M. Youssouf, A. Siblini, J.P. Chatelon, M.F. Blanc-Mignon, B. Payet-Gervy, A. Piot, D. Dufeu, J.J. Rousseau, *Advanced Electromagnetics*, Vol. 2, No. 3, diciembre 2013, pp. 44-50.
- 2014** **12.130** A Trabajo No. 5.17 En: “A Broadband Model Over 1-220 GHz for GSG Pad Structures in RF CMOS”, J. Liu, Z. Yu, L. Sun, *IEEE Electron Device Letters*, Vol. 35, No. 7, Julio 2014, pp. 696-698.
- 12.131** A Trabajo No. 5.17 En: “Step-by-Step Implementation of an Amplifier Circuit with Graphene Field-Effect Transistor on a Printed-Circuit Board”, J. Lee, J. Lee, D.H. Seo, H. Shin, S. Park, H.J. Chung, *Current Applied Physics*, Vol. 14, No. 8, agosto 2014, pp. 1057-1062.
- 12.132** A Trabajo No. 5.10 En: “Extraction of Gate Resistance in Sub-100-nm MOSFETs with Statistical Verification”, X. Chen, M.K. Tsai, C.H. Chen, R. Lee, D.C. Chen, *IEEE Transactions on Electron Devices*, Vol. 61, No. 9, septiembre 2014, pp. 3111-3117.
- 12.133** A Trabajo No. 5.24 En: “An Equivalent Circuit Model of CNT Inkjet Printed Paper-Based Structures”, C. Paragua, K. Frigui, S. Bila, D. Baillargeat, S. Pacchini, *Proceedings of the 44th European Microwave Conference*, octubre 2014, pp. 528-531.
- 12.134** A Trabajo No. 5.22 En: “Modeling Slow-Wave CPWs on Silicon up to 60 GHz”, C. Yao, W.J. Zhang, F. Lin, *Proceedings of the 12th IEEE International Conference on Solid State and Integrated Circuit Technology (ICSICT2014)*, octubre 2014, pp. 1-3.
- 12.135** A Trabajo No. 5.12 En: “Efficient RF Extrinsic Parameters Extraction Technique for FinFETs”, D. Maafrí, M.C.E. Yagoub, R. Touhami, A. Slimane, M.T. Belaroussi, *Microwave and Optical Technology Letters*, Vol. 56, No. 11, noviembre 2014, pp. 2616-2619.
- 12.136** A Trabajo No. 5.11 En: “Development of Computer-Aided Approach to Parameter Extraction of Spiral Inductor Model”, E.D. Gadjeva, *Annual Journal of Electronics*, Vol. 8, noviembre 2014, pp. 116-119.
- 12.137** A Trabajo No. 5.10 En: “A Reliable Extraction Method for Source and Drain Series Resistances in Silicon Nanowire Metal-Oxide-Semiconductor Field-Effect-Transistors (MOSFETs) Based on Radio-Frequency Analysis”, J.H. Seo, Y.J. Yoon, H.G. Lee, G.M. Yoo, E.S. Cho, S. Cho, J.H. Lee, I.M. Kang, *Journal of Nanoscience and Nanotechnology*, Vol. 14, No. 11, noviembre 2014, pp. 8219-8224.

- 12.138** A Trabajo No. 5.22 En: “An Efficient Model for the On-Chip CPWs in GaAs Technology”, F. Fu, X. Wang, J. Liu, L. Sun, Memoria Técnica de IEEE International Conference on Communication Problem-Solving (ICCP 2014), diciembre 2014, pp. 477-479.
- 12.139** A Trabajo No. 5.21 En: “Impact of Channel Doping and Gate Length on Small Signal Behaviour of Gate Electrode Workfunction Engineered Silicon Nanowire MOSFET at THz Frequency”, N. Gupta, A. Kumar, R. Chaujar, Memoria Técnica de Fifth International Symposium on Electronic System Design, diciembre 2014, pp. 192-196.
- 2015** **12.140** A Trabajo No. 5.17 En: “A Simple and Accurate Pad-Thru-Short Deembedding Method Based on Systematic Analysis for RF Device Characterization”, C.I. Lee, W.C. Lin, IEEE Transactions on Electron Devices, Vol. 62, No. 1, enero 2015, pp. 94-101.
- 12.141** A Trabajo No. 5.12 En: “An Accurate Parameter Extraction Method for RF LDMOSFET Small-Signal Model”, W. Song, J. Fu, Y. Wang, W. Zhou, W. Zhang, J. Cui, Y. Zhao, G. Li, Z. Liu, Proceedings of the 2015 IEEE International Wireless Symposium, April 2015, pp. 1-4.
- 12.142** A Trabajo No. 5.17 En: “An Improved Cascade-Based Noise De-Embedding Method for On-Wafer Noise Parameter Measurements”, C.I. Lee, W.C. Lin, Y.T. Lin, IEEE Electron Device Letters, Vol. 36, No. 4, abril 2015, pp. 291-293.
- 12.143** A Trabajo No. 5.21 En: “Determination of Source-and-Drain Series Resistance in 16-nm-Gate FinFET Devices”, P.H. Su, Y. Li, IEEE Transactions on Electron Devices, Vol. 62, No. 5, mayo 2015, pp. 1663-1667.
- 12.144** A Trabajo No. 5.25 En: “An Active Metamaterials Antenna Controlled by RF-MEMS Switches”, Y. Luo, Z. Han, K. Kikuta, T. Takahashi, A. Hirose, H. Fujita, H. Toshiyoshi, Proceedings of the 18th International Conference on Solid-State Sensors, Actuators and Microsystems, Transducers 2015, junio 2015, pp. 303-306.
- 12.145** A Trabajo No. 5.17 En: “Resistance Analysis and Device Design Guideline for Graphene RF Transistors”, S.K. Hong, S.C. Jeon, W.S. Hwang, B.J. Cho, 2D Materials, Vol. 2, July 2015, pp. 1-7.
- 12.146** A Trabajo No. 5.25 En: “Radio-Frequency Silicon-Based CMOS-Compatible MEMS Variable Solenoid Micro-Fluidic Inductor with Galinstan-Based Continuously-Adjustable Turn-Ratio Technique”, F. Banitorfian, F. Eshghabadi, A.A. Manaf, N.M. Noh, M.T. Mustaffa, Proceedings of the 6th Asia Symposium on Quality Electronic Design, agosto 2015, pp. 90-93.

- 12.147** A Trabajo No. 5.11 En: "Frequency Characteristics for the Layers Distance of Double-Layer Spiral Planar Inductors", J.W. Kim, International Journal of Applied Engineering Research, Vol. 10, No. 13, agosto 2015, pp. 33711-33713.
- 12.148** A Trabajo No. 5.12 En: "Efficient Small-Signal Extraction Technique for Ultra-Thin Body and Ultra-Thin Box FD-SOI Transistor", D. Maafri, M.C.E. Yagoub, R. Touhami, A. Slimane, M.T. Belaroussi, J.P. Raskin, Proceedings of the 2015 IEEE MTT-S International Conference on Numerical Electromagnetic and Multiphysics Modeling and Optimization (NEMO), Ottawa, Canadá, agosto 11-14 2015, pp. 1-3.
- 12.149** A Trabajo No. 5.12 En: "A New Method for Accurate Extraction of Source Resistance and Effective Mobility in Nanoscale Multifinger nMOSFETs", J.C. Guo, Y.Z. Lo, IEEE Transactions on Electron Devices, Vol. 62, No. 9, septiembre 2015, pp. 3004-3011.
- 12.150** A Trabajo No. 5.17 En: "Modeling and Applications of Millimeter-Wave Slow-Wave Coplanar Coupled Lines in CMOS", D. Parveg, A. Vahdati, M. Varonen, D. Karaca, M. Kärkkäinen, K.A.I. Halonen, Proceedings of the 10th European Microwave Integrated Circuits Conference, septiembre 2015, pp. 207-210.
- 12.151** A Trabajo No. 6.38 En: "Effective Device Electrical Parameter Extraction of Nanoscale FinFETs: Challenges and Results", A. Leonhardt, L.F. Ferreira, S. Bampi, L.T. Manera, Proceedings of the 27th International Conference on Microelectronics (ICM 2015), diciembre 2015, pp. 71-74.
- 2016** **12.152** A Trabajo No. 5.7 En: " g_m -boosted flat gain UWB low noise amplifier with active inductor-based input matching network", A. Saberhari, S. Kazemi, V. Shirmohammadli, M.C.E. Yagoub, Integration, the VLSI Journal, Vol. 52, No. 1, enero 2016, pp. 323-333.
- 12.153** A Trabajo No. 5.12 En: "Assessment of 28nm UTBB FD-SOI technology platform for RF applications: Figures of merit and effect of parasitic elements", B. Kazemi Esfeh, V. Kilchytska, V. Barral, N. Planes, M. Haond, D. Flandre, J.P. Raskin, Solid State Electronics, Vol. 117, marzo 2016, pp. 130-137.
- 12.154** A Trabajo No. 5.12 En: "A Novel Approach to Extracting Extrinsic Resistances for Equivalent Circuit Model of Nanoscale MOSFET", P. Yu, Y. Zhou, L. Sun, J. Gao, International Journal of Numerical Modelling: Electronic Networks, Devices and Fields, Vol. 29, No. 4, abril 2016, pp. 1-11.

- 12.155** A Trabajo No. 5.17 En: "Complete Model for CMOS Transistors up to 66 GHz", Y. Hao, Y. Wu, C. Zhao, H. Liu, K. Kang, 2016 IEEE International Workshop on Electromagnetics: Applications and Student Innovation Competition (iWEM), mayo 2016, pp. 1-3.
- 12.156** A Trabajo No. 5.28 En: "RF Modeling of FDSOI Transistors Using Industry Standard BSIM-IMG Model", P. Kushwaha, S. Khandelwal, J.P. Duarte, C. Hu, Y.S. Chauhan, IEEE Transactions on Microwave Theory and Techniques, Vol. 64, No. 6, junio 2016, pp. 1745-1751.
- 12.157** A Trabajo No. 5.24 En: "Physical Mechanism and Theoretical Foundation of Ambient RF Power Harvesting Using Zero-Bias Diodes", C. Lorenz, S. Hemour, K. Wu, IEEE Transactions on Microwave Theory and Techniques, Vol. 64, No. 7, julio 2016, pp. 2146-2158.
- 12.158** A Trabajo No. 5.10 En: "On the Series Resistance in Staggered Amorphous Thin Film Transistors", A. Cerdeira, M. Estrada, L.F. Marsal, J. Pallares, B. Iñiguez, Microelectronics Reliability, Vol. 63, No. 8, agosto 2016, pp. 325-335.
- 12.159** A Trabajo No. 5.27 En: "The Large World of FET Small-Signal Equivalent Circuits (Invited Paper)", G. Crupi, A. Caddemi, D. Schreurs, G. Dambrine, International Journal of RF and Microwave Computer-Aided Engineering, Vol. 26, No. 9, September 2016, pp. 749-762.
- 12.160** A Trabajo No. 5.28 En: "The Large World of FET Small-Signal Equivalent Circuits (Invited Paper)", G. Crupi, A. Caddemi, D. Schreurs, G. Dambrine, International Journal of RF and Microwave Computer-Aided Engineering, Vol. 26, No. 9, September 2016, pp. 749-762.
- 12.161** A Trabajo No. 5.31 En: "The Large World of FET Small-Signal Equivalent Circuits (Invited Paper)", G. Crupi, A. Caddemi, D. Schreurs, G. Dambrine, International Journal of RF and Microwave Computer-Aided Engineering, Vol. 26, No. 9, September 2016, pp. 749-762.
- 12.162** A Trabajo No. 5.15 En: "Solution-Route Low-Temperature Fabrication of Thin-Film p-n Junctions", G. Panamá, K. Ayag, H. Kim, Semiconductor Science and Technology, Vol. 31, No. 9, September 2016, pp. 1-9.
- 12.163** A Trabajo No. 5.11 En: "Characterization of Flexible Radio-Frequency Spiral Inductors on a Plastic Substrate", G. Qin, H. Liu, Y. Xu, M. Dang, J. Ma, Z. Ma, X. Chen, T. Luo, IEICE Electronics Express, Vol. 13, No. 20, October 2016, pp. 1-12.

- 12.164** A Trabajo No. 5.32 En: "A Comparative Overview of Electronic Devices Reliability Prediction Methods-Applications and Trends", F.O. Ehiagwina, T.O. Adewunmi, E.O. Seluwa, O.O. Kehinde, N.S. Abubakar, *Majlesi Journal of Electrical Engineering*, Vol. 5, No. 4, diciembre 2016, pp. 129-137.
- 2017** **12.165** A Trabajo No. 5.11 En: "Frequency Characteristics for Solenoid Planar Inductor", J.W. Kim, *Information*, Vol. 20, No. 2(B), febrero 2017, pp. 1341-1348.
- 12.166** A Trabajo No. 5.30 En: "Novel Method to Determine Base Resistance in SiGe HBT from Small-Signal S-Parameters Measurement", Y. Sun, J. Fu, Y. Wang, W. Zhou, X. Li, Y. Shi, *Microwave and Optical Technology Letters*, Vol. 59, No. 3, marzo 2017, pp. 555-560.
- 12.167** A Trabajo No. 5.17 En: "Enhanced performance in graphene RF transistors via advanced process integration", S.K. Hong, J.G. Oh, W.S. Hwang, B.J. Cho, *Semiconductor Science and Technology*, Vol. 32, No. 3, marzo 2017, pp. 1-7.
- 12.168** A Trabajo No. 5.37 En: "A biocompatible and flexible polyimide for wireless sensors", E. Herth, K. Guerchouche, L. Rousseau, L. Calvet, C. Loyez, *Microsystems Technologies*, Vol. 23, No. 3, marzo 2017, pp. 1-9.
- 12.169** A Trabajo No. 5.33 En: "Impact of Access Resistance on New-Y Function Methodology for MOSFET Parameter Extraction in Advanced FD-SOI Technology", J.B. Henry, A. Cros, J. Rosa, Q. Rafhay, G. Ghibaudo, *Memoria Técnica de 2017 International Conference on Microelectronic Test Structures*, marzo 2017, pp. 4.3.1-4.3.5.
- 12.170** A Trabajo No. 5.07 En: "Clock Distribution on Standing Wave with CMOS Active Inductor Loading", J. Yang, *Tesis Doctoral*, Northeastern University, EUA, abril 2017.
- 12.171** A Trabajo No. 5.20 En: "A Simple Drain Current Model for MOS Transistors with the Lorentz Force Effect", H.C. Chow, P. Chatterjee, W.S. Feng, *Sensors*, 17, 1199, mayo 2017, pp. 1-11. doi:10.3390/s17061199.
- 12.172** A Trabajo No. 5.24 En: "Modeling and Link Performance Analysis of Busbar Distribution Systems for Narrowband PLC", Z. Hasirci, I.H. Cavdar, M. Ozturk, *Radioengineering*, Vol. 26, No. 2, junio 2017, pp. 611-620.

- 12.173** A Trabajo No. 5.31 En: “A Novel Small-Signal Model for Bulk FinFETs Accommodating Self-Heating Behaviors”, J. Liu, K. Ren, L. Sun, Z. Yu, IEEE Electron Device Letters, Vol. 38, No. 7, julio 2017, pp. 839-842.
- 12.174** A Trabajo No. 5.36 En: “Impact of Series Resistance on Bulk CMOS Current Matching Over the 5-300K Temperature Range”, N.C. Dao, A. El Kass, C.T. Jin, P.H.W. Leong, IEEE Electron Device Letters, Vol. 38, No. 7, julio 2017, pp. 847-850.
- 12.175** A Trabajo No. 5.12 En: “A New Method for Series Resistance Extraction of Nanometer MOSFETs”, R. Trevisoli, R. Trevisoli, M. de Souza, S. Barraud, M. Vinet, M. Cassé, G. Reimbold, O. Faynot, G. Ghibaudo, M.A. Pavanello, IEEE Transactions on Electron Devices, Vol. 64, No. 7, julio 2017, pp. 2797-2803.
- 12.176** A Trabajo No. 5.33 En: “A New Method for Series Resistance Extraction of Nanometer MOSFETs”, R. Trevisoli, R. Trevisoli, M. de Souza, S. Barraud, M. Vinet, M. Cassé, G. Reimbold, O. Faynot, G. Ghibaudo, M.A. Pavanello, IEEE Transactions on Electron Devices, Vol. 64, No. 7, julio 2017, pp. 2797-2803.
- 12.177** A Trabajo No. 5.36 En: “A New Method for Series Resistance Extraction of Nanometer MOSFETs”, R. Trevisoli, R. Trevisoli, M. de Souza, S. Barraud, M. Vinet, M. Cassé, G. Reimbold, O. Faynot, G. Ghibaudo, M.A. Pavanello, IEEE Transactions on Electron Devices, Vol. 64, No. 7, julio 2017, pp. 2797-2803.
- 12.178** A Trabajo No. 5.36 En: “A 220-GHz Compact Equivalent Circuit Model of CMOS Transistors”, Y. Wu, Y. Hao, J. Liu, K. Kang, IEEE Microwave and Wireless Components Letters, Vol. 27, No. 7, julio 2017, pp. 651-653.
- 12.179** A Trabajo No. 5.31 En: “Effects of Gate-Length Scaling on Microwave MOSFET Performance”, G. Crupi, D. Schreurs, A. Caddemi, Electronics, 6, 62, agosto 2017, pp. 1-10.
- 12.180** A Trabajo No. 5.10 En: “Noise Characterization and Modeling of Nanoscale MOSFETs”, X. Chen, Tesis Doctoral, McMaster University, Canadá, agosto 2017.
- 12.181** A Trabajo No. 5.31 En: “Multi-Bias Equivalent Circuit for MOSFET Modelling”, G. Crupi, Z. Marinković, D. Schreurs, V. Marković, A. Caddemi, Proceedings of the 13th International Conference on Advanced Technologies, Systems and Services in Telecommunications, TELSIKS 2017, October 2017, pp. 347-350.

- 12.182** A Trabajo No. 5.35 En: "Voltage and oxide thickness dependent tunneling current density and tunnel resistivity model: Application to high-k material HfO₂ based MOS devices", N.P. Maity, R. Maity, S. Baishya, Superlattices and Microstructures, Vol. 111, November 2017, pp. 628-641. <http://dx.doi.org/10.1016/j.spmi.2017.07.022>
- 12.183** A Trabajo No. 5.07 En: "Tunable Wide-Band Second-Order All-Pass Filter-Based Time Delay Cell Using Active Inductor", S.R. Aghazadeh, A. Saberkari, H. Martínez, E. Alarcón, Proceedings of the XXXII Conference on Design of Integrated Circuits and Systems, DCIS 2017, November 2017, pp. 1-5.
- 12.184** A Trabajo No. 5.36 En: "Free Carrier Mobility Extraction in FETs", F. Jazaeri, A. Pezzotta, C. Enz, IEEE Transactions on Electron Devices, Vol. 64, No. 12, December 2017, pp. 5279-5283.
- 12.185** A Trabajo No. 5.36 En: "Performance Characteristics of p-Channel FinFETs with Varied Si-Fin Extension Lengths for Source and Drain Contacts", Y.G. Liaw, W.S. Liao, M.C. Wang, C.W. Chen, D. Li, H. Gu, X. Zou, Semiconductors, Vol. 51, No. 12, December 2017, pp. 1650-1655.
- 2018** **12.186** A Trabajo No. 5.17 En: "An Improved Ultrawideband Open-Short De-Embedding Method Applied up to 220 GHz", Y. Wu, Y. Hao, J. Liu, C. Zhao, Y. Xu, W. Yin, K. Kang, IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol. 8, No. 2, February 2018, pp. 269-276.
- 12.187** A Trabajo No. 5.35 En: "Investigation of Surface Potential for Double Gate Hetero Junction Tunnel FinFET: Application to high-k material HfO₂", B. Dixit, N.P. Maity, A. Dikshit, S. Tiwari, Ankush, J.S. Rana, V. Kumar, Proceedings of the 2018 Symposium on Devices, Circuits and Systems (ISDCS), March 2018, pp. 1-5. DOI: 10.1109/ISDCS.2018.8379663
- 12.188** A Trabajo No. 6.50 En: "Extraction of Drain Current Thermal Noise in a 28 nm High-k/Metal Gate RF CMOS Technology", H. Zhang, G. Niu, Q. Liang, K. Imura, IEEE Transactions on Electron Devices, Vol. 65, No. 6, June 2018, pp. 2393-2399. DOI: 10.1109/TED.2018.2820698
- 12.189** A Trabajo No. 5.36 En: "Comprehensive Separate Extraction of Parasitic Resistances in MOSFETs Considering the Gate Bias-Dependence and the Asymmetric Overlap Length", J. Kim, H. Yoo, H. Lee, S.K. Kim, S. Choi, S.J. Choi, D.H. Kim, D.M. Kim, Microelectronics Reliability, Vol. 85, No. 6, June 2018, pp. 66-70. DOI: 10.1016/j.microrel.2018.04.011

- 12.190** A Trabajo No. 5.12 En: "Sensitivity Analysis and Uncertainty Estimation for Nanoscale MOSFET", P. Yu, L. Sun, J. Cheng, J. Gao, International Journal of Numerical Modeling, Vol. xx, No. xx, June 2018, pp. 1-11. DOI: 10.1002/jnm.2346
- 12.191** A Trabajo No. 5.35 En: "The Influence of Image Force Effect on the Accuracy of Modeling of Tunneling Current for Ultra Thin High-k Dielectric Material Ta₂O₅ Based MOS Devices", N.P. Maity, R. Maity, S. Baishya, Materials Today: Proceedings, Vol. 5, No. 7, July 2018, pp. 15105-15109. DOI: 10.1016/j.matpr.2018.04.065
- 12.192** A Trabajo No. 5.36 En: "FinFET External Resistance Analysis by Extended Shift-and-Ratio Method", C. Zhang, Z. Liu, X. Miao, T. Yamashita, IEEE Transactions on Electron Devices, Vol. 65, No. 8, August 2018, pp. 3127-3130. DOI: 10.1109/TED.2018.2849107
- 12.193** A Trabajo No. 5.24 En: "De-Embedding Unmatched Connectors for Electric Cable Fault Diagnosis", Q. Zhang, N. Berrabah, M. Franchet, D. Vautrin, Proceedings of the 10th IFAC Symposium on Fault Detection, Supervision and Safety for Technical Processes (SAFEPROCESS !8), Warsaw, Poland, August 29-31, pp. 1-6. DOI:
- 12.194** A Trabajo No. 5.12 En: "Predictiion of RF Performances of Advanced MOS Transistors from DC and Low Frequency Measurements", D. Maafri, B. Kazemi-Esfeh, A. Saadi, M.C.E. Yagoub, J.P. Raskin, Microwave and Optical Technology Letters, Vol. 60, No. 9, September 2018, pp. 2256-2262. DOI: 10.1002/mop.31334
- 12.195** A Trabajo No. 5.32 En: "Performance Analysis of S-Parameter in N-MOSFET Devices after Thermal Accelerated Tests", M.A. Belaïd, Microelectronics Reliability, Vol. 91, December 2018, pp. 8-14. DOI: 10.1016/j.microrel.2018.07.133

13.- CURSOS IMPARTIDOS

1) Cursos a nivel licenciatura:

1987	13.1.1	“Álgebra Elemental” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1987
	13.1.2	“Física I” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1987
1988	13.1.3	“Teoría Electromagnética I” Universidad de las Américas, Cholula, Puebla Enero-mayo 1988
1989	13.1.4	“Teoría Electromagnética I” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1989
1990	13.1.5	“Teoría Electromagnética I” Universidad de las Américas, Cholula, Puebla Enero-mayo 1990
1991	13.1.6	“Teoría Electromagnética I” Universidad de las Américas, Cholula, Puebla Enero-mayo 1991
	13.1.7	“Teoría Electromagnética I” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1991
1997	13.1.8	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Enero-mayo 1997
	13.1.9	“Electrónica II” Universidad de las Américas, Cholula, Puebla Enero-mayo 1997
	13.1.10	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1997
	13.1.11	“Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1997

1998	13.1.12	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Enero-mayo 1998
	13.1.13	“Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 1998
	13.1.14	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1998
	13.1.15	“Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1998
1999	13.1.16	“Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 1999
	13.1.17	“Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 1999
2000	13.1.18	“Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 2000
	13.1.19	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Enero-mayo 2000
	13.1.20	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Mayo-junio 2000
	13.1.21	“Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 2000
	13.1.22	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 2000
2001	13.1.23	“Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 2001

	13.1.24	“Teoría Electromagnética” Universidad de las Américas, Cholula, Puebla Enero-mayo 2001
	13.1.25	“Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 2001
2002	13.1.26	“Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 2002
	13.1.27	“Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 2002
2003	13.1.28	“Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 2003
	13.1.29	“Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 2003
2004	13.1.30	“Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 2004.
	13.1.31	“Líneas de Transmisión y Antenas” Universidad de las Américas, Cholula, Puebla Agosto-Diciembre 2004.
2005	13.1.32	“Líneas de Transmisión y Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 2005.
	13.1.33	“Líneas de Transmisión y Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 2005.
2006	13.1.34	“Líneas de Transmisión y Antenas” Universidad de las Américas, Cholula, Puebla Enero-mayo 2006.
	13.1.35	“Líneas de Transmisión y Antenas” Universidad de las Américas, Cholula, Puebla Agosto-diciembre 2006.

- 2007**
- 13.1.36** “Líneas de Transmisión y Antenas”
Universidad de las Américas, Cholula, Puebla
Enero-mayo 2007.
- 13.1.37** “Líneas de Transmisión y Antenas”
Universidad de las Américas, Cholula, Puebla
Agosto-diciembre 2007.

2)	Cursos a nivel postgrado:	
1989	13.2.1	“Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Enero-mayo 1989
	13.2.2	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 1989
	13.2.3	“Modelado de Dispositivos Semiconductores y Circuitos Integrados” INAOE, Tonantzintla, Puebla Mayo-agosto 1989
	13.2.4	“Caracterización y Optimización de Circuitos Integrados” INAOE, Tonantzintla, Puebla Agosto-diciembre 1989 (Co-impartido por Mónico Linares)
	13.2.5	“Física Electrónica” INAOE, Tonantzintla, Puebla Agosto-diciembre 1989
1990	13.2.6	“Física del Estado Sólido” INAOE, Tonantzintla, Puebla Enero-mayo 1990
	13.2.7	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 1990
1991	13.2.8	“Electromagnetismo” INAOE, Tonantzintla, Puebla Enero-mayo 1991
	13.2.9	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 1991
	13.2.10	“Dispositivos Electrónicos” INAOE, Tonantzintla, Puebla Agosto-diciembre 1991
1992	13.2.11	“Física de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Enero-mayo 1992

	13.2.12	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 1992
	13.2.13	“Dispositivos Electrónicos” INAOE, Tonantzintla, Puebla Agosto-diciembre 1992
1993	13.2.14	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 1993
1994	13.2.15	“Física” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 1994
1996	13.2.16	“Física de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Enero-mayo 1996
	13.2.17	“Física” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 1996
1997	13.2.18	“Física” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 1997
	13.2.19	“Modelado de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Agosto-Diciembre 1997 (Co-impartido con Edmundo Gutiérrez y Alfonso Torres)
1998	13.2.20	“Física de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Enero-mayo 1998
	13.2.21	“Física” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 1998
	13.2.22	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-Diciembre 1998
	13.2.23	“Física y Modelado del Transistor MOS” INAOE, Tonantzintla, Puebla Agosto-Diciembre 1998

1999	13.2.24	“Física de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Enero-mayo 1999
	13.2.25	“Física y Modelado del Transistor MOS” INAOE, Tonantzintla, Puebla Enero-mayo 1999
	13.2.26	“Física” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 1999
	13.2.27	“Física y Modelado del Transistor MOS” INAOE, Tonantzintla, Puebla Agosto-diciembre 1999
2000	13.2.28	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 2000
	13.2.29	“Física y Modelado del Transistor MOS” INAOE, Tonantzintla, Puebla Agosto-diciembre 2000
	13.2.30	“Física y Modelado de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Agosto-diciembre 2000
2001	13.2.31	“Física de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Enero-mayo 2001
	13.2.32	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 2001
	13.2.33	“Física y Modelado del Transistor MOS” INAOE, Tonantzintla, Puebla Agosto-diciembre 2001
2002	13.2.34	“Física de Dispositivos Semiconductores” INAOE, Tonantzintla, Puebla Enero-mayo 2002
	13.2.35	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-Agosto 2002

	13.2.36	“Modelado y Simulación de Dispositivos Semiconductores y Circuitos Integrados” INAOE, Tonantzintla, Puebla Junio-Agosto 2002. (Co-impartido por Alfonso Torres)
	13.2.37	“Física General” INAOE, Tonantzintla, Puebla Agosto-diciembre 2002
2003	13.2.38	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-agosto 2003
	13.2.39	“Dispositivos Electrónicos” INAOE, Tonantzintla, Puebla Agosto-diciembre 2003
2004	13.2.40	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-julio 2004
2005	13.2.41	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-mayo 2005. (Co-impartido por Reydezel Torres)
	13.2.42	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-julio 2005. (Co-impartido por Reydezel Torres)
	13.2.43	“Física y Modelado del Transistor MOS” INAOE, Tonantzintla, Puebla Agosto-diciembre 2005.
2006	13.2.44	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-mayo 2006.
	13.2.45	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-julio 2006.
	13.2.46	“Métodos Matemáticos” (Propedéutico) INAOE, Tonantzintla, Puebla Junio-julio 2006. (Co-impartido por los Dres. Soto, Ramírez y Pedraza)

	13.2.47	“Física y Modelado de Transistores” INAOE, Tonantzintla, Puebla Agosto-diciembre 2006. (Co-impartido por Pedro Rosales)
2007	13.2.48	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-mayo 2007. (Co-impartido por Reydezel Torres)
	13.2.49	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 2007. (Co-impartido por Reydezel Torres)
	13.2.50	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2007. (Co-impartido por Reydezel Torres)
2008	13.2.51	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-mayo 2008. (Co-impartido por Reydezel Torres)
	13.2.52	“Física y Modelado del Transistor MOS” INAOE, Tonantzintla, Puebla Mayo-julio 2008.
	13.2.53	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 2008. (Co-impartido por Reydezel Torres)
	13.2.54	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2008. (Co-impartido por Reydezel Torres)
2009	13.2.55	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-mayo 2009. (Co-impartido por Reydezel Torres)

	13.2.56	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 2009. (Co-impartido por Reydezel Torres)
	13.2.57	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2009. (Co-impartido por Reydezel Torres)
2010	13.2.58	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-abril 2010. (Co-impartido por Reydezel Torres)
	13.2.59	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 2010. (Co-impartido por Reydezel Torres)
	13.2.60	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2010. (Co-impartido por Reydezel Torres)
2011	13.2.61	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-abril 2011. (Co-impartido por Reydezel Torres)
	13.2.62	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 2011. (Co-impartido por Reydezel Torres)
	13.2.63	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2011. (Co-impartido por Reydezel Torres)
	13.2.64	“Fundamentos de Electrodinámica para el Rango de Microondas” INAOE, Tonantzintla, Puebla Agosto-diciembre 2010.

2012	13.2.65	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-abril 2012. (Co-impartido por Reydezel Torres)
	13.2.66	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-julio 2012. (Co-impartido por Reydezel Torres)
	13.2.67	“Dispositivos de Microondas” INAOE, Tonantzintla, Puebla Mayo-julio 2012.
	13.2.68	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2012. (Co-impartido por Reydezel Torres)
2013	13.2.69	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-mayo 2013.
	13.2.70	“Teoría Electromagnética” (Propedéutico) INAOE, Tonantzintla, Puebla Mayo-junio 2013. (Co-impartido por Reydezel Torres)
	13.2.71	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2013. (Co-impartido por Reydezel Torres)
	13.2.72	“Dispositivos de Microondas” INAOE, Tonantzintla, Puebla Agosto-diciembre 2013.
2014	13.2.73	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Enero-mayo 2014.
	13.2.74	“Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias” INAOE, Tonantzintla, Puebla Mayo-julio 2014.

	13.2.75	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2014. (Co-impartido por Reydezel Torres y Peter Halevi)
2015	13.2.76	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2015. (Co-impartido por Reydezel Torres y Peter Halevi)
	13.2.77	“Antenas” INAOE, Tonantzintla, Puebla Agosto-diciembre 2015.
2016	13.2.78	“Métodos Matemáticos” INAOE, Tonantzintla, Puebla Mayo-julio 2016. (Co-impartido por Reydezel Torres y Rogerio Enríquez)
	13.2.79	“Teoría Electromagnética” INAOE, Tonantzintla, Puebla Agosto-diciembre 2016. (Co-impartido por Reydezel Torres y Peter Halevi)
	13.2.80	“Física” INAOE, Tonantzintla, Puebla Agosto-diciembre 2016.
2017	13.2.81	“Líneas de Transmisión, Guías de Onda y Antenas” INAOE, Tonantzintla, Puebla Enero-Mayo 2017.
	13.2.82	“Métodos Matemáticos” INAOE, Tonantzintla, Puebla Mayo-julio 2017. (Co-impartido por Reydezel Torres)
	13.2.83	“Física” INAOE, Tonantzintla, Puebla Agosto-diciembre 2017.
2018	13.2.84	“Líneas de Transmisión, Guías de Onda y Antenas” INAOE, Tonantzintla, Puebla Enero-Mayo 2018.
	13.2.85	“Métodos Matemáticos” INAOE, Tonantzintla, Puebla Mayo-julio 2018. (Co-impartido por Luis Hernández)

13.2.86 “Medición, Caracterización y Modelado de Dispositivos en Altas Frecuencias”
INAOE, Tonantzintla, Puebla
Mayo-julio 2018.

14.- TESIS DIRIGIDAS

Doctorado:

- | | | |
|-------------|---------------|---|
| 2000 | 14.1.1 | “Análisis, Modelado y Diseño de una Estructura Split-Drain MAGFET bajo Condiciones de Operación a 77 y 300K”, Pedro J. García Ramírez. INAOE, agosto 24 2000. (Co-director: Edmundo Gutiérrez). |
| 2003 | 14.1.2 | “Small Signal Modeling of Bulk MOSFETs for High Frequency Applications”, Reydezel Torres Torres. INAOE, diciembre 15 2003. |
| 2004 | 14.1.3 | “Transistor Bipolar de Heterounión con Emisor Amorfo Compatible con la Tecnología CMOS”, Pedro Rosales Quintero. INAOE, noviembre 15 2004. (Co-director: Alfonso Torres). |
| 2008 | 14.1.4 | “Modelado de la Inductancia Propia para Interconexiones en Silicio”, Jesús Huerta Chua. INAOE, diciembre 19, 2008. |
| 2010 | 14.1.5 | “Modeling and Design of Split-Drain MAGFETs and Possible Applications in Integrated Circuit Test”, Gerard Franz Santillán Quiñonez. INAOE, julio 15, 2010. (Co-Director: Víctor Champac). |
| 2011 | 14.1.6 | “Reconfigurable Microwave Circuits”, Georgina Guadalupe Rosas Guevara. INAOE, julio 14, 2011. (Co-Director: Wilfrido Moreno). |
| 2013 | 14.1.7 | “Development of Methodologies for Characterization and Modeling of Devices for High Frequency Applications From Small-Signal S-Parameters”, Germán Andrés Álvarez Botero. INAOE, agosto 16, 2013. (Co-Director: Reydezel Torres). |
| 2016 | 14.1.8 | “Antennas for Millimeter-Wave Applications”, Luz Karine Sandoval Granados. INAOE, junio 27, 2016. |
| | 14.1.9 | “Study of the MOS Transistor for Applications in RF Circuits”, Fabián Zárate Rincón. INAOE, agosto 26, 2016. (Co-Director: Reydezel Torres). |

Maestría:

- | | | |
|-------------|---------------|---|
| 1990 | 14.2.1 | “Determinación de Funcionalidad de Circuitos Integrados Digitales CMOS”, Sotero Fuentes, INAOE, octubre 15 1990. (Co-director: Mónico Linares A.) |
| 1991 | 14.2.2 | “Diseño de un Otófono en Base a Celdas Básicas Analógicas CMOS”, Federico Sandoval, INAOE, mayo 23 1991. |

2000	14.2.3	“Método Alternativo para la Determinación de la Longitud Efectiva y la Resistencia Serie Fuente/Drenaje en el TMOS LDD”, Reydezel Torres Torres, INAOE, agosto 9 2000.
2001	14.2.4	“Reordenamiento de las Ecuaciones que Emanan de Circuitos no Lineales para Acelerar la Simulación Homotópica”, Héctor Vázquez, INAOE, noviembre 5 2001. (Co-director: Arturo Sarmiento R.)
	14.2.5	“Diseño de un Magnetómetro para Caracterización de Sensores Magnéticos”, Edilberto Serrano, INAOE, mayo 24 2001.
2002	14.2.6	“Fabricación y Caracterización de Inductores Coplanares Integrados”, Jesús Huerta, INAOE, febrero 22 2002. (Co-directores: Alejandro Díaz Sánchez, Alfonso Torres Jacome).
	14.2.7	“Modelado de Componentes Parásitos de Compuerta de un Transistor MOS LDD”, Lucila Ortega Vargas, INAOE, noviembre 29 2002.
2003	14.2.8	“Diseño, Fabricación y Caracterización de Antenas Integradas”, Georgina Rosas Guevara, INAOE, septiembre 1 2003.
	14.2.9	“Modelado de la Interferencia Electromagnética en Líneas de Interconexión”, Emmanuel Torres Rios, INAOE, octubre 24 2003.
2005	14.2.10	“Dos Filosofías Distintas de la Técnica de Calibración LRL Multilíneas para Eliminar los Errores Sistemáticos del Analizador de Redes Vectorial”, Juan Alberto Saldivar Morales, INAOE, julio 8 2005. (Co-directores: Ignacio Zaldívar, Apolinar Reynoso).
2009	14.2.11	“Modelado y Caracterización de MOSFETs Nanométricos Utilizando Técnicas de Circuito Equivalente”, Germán Andrés Álvarez Botero, INAOE, junio 29 2009. (Co-director: Reydezel Torres).
2011	14.2.12	“Diseño de un Sensor de Potencia para RF”, Oscar Addiel Seseña Osorio, INAOE, julio 15, 2011.
2012	14.2.13	“Caracterización de MOSFETs de Microondas Considerando Variaciones en el Voltaje de Substrato”, Fabián Zárate Rincón, INAOE, julio 18, 2012. (Co-director: Reydezel Torres).
2016	14.2.14	“Evaluación de Modelos y Metodologías para Caracterizar el TMOS en Altas Frecuencias”, Fabio Alejandro Ruiz Molina, INAOE, febrero 19, 2016.
	14.2.15	“Modelado, Medición y Caracterización de Inductores Integrados”, José Valdés Rayón, INAOE, febrero 26, 2016. (Co-director: Reydezel Torres).

Licenciatura:

- | | | |
|-------------|---------------|--|
| 1992 | 14.3.1 | “Fabricación y Caracterización de Celdas Básicas Digitales Integradas Metal-Oxido-Semiconductor Complementario (CMOS)”, Ignacio Záldivar, UAP, 1992. (Co-directores: Mónico Linares A., Arturo Prieto F.). |
| 2002 | 14.3.2 | “E-Magnetic 3D”, Carlos Marín, UDLA, enero 15 2002. (Co-director: David Báez López). |

15.- DIRECCIÓN DE PROYECTOS EXTERNOS

1989-90	15.1	“Fortalecimiento al Postgrado en Microelectrónica en el INAOE”, proyecto apoyado por el Consejo del Sistema Nacional de Educación Tecnológica (COSNET), clave 183.89, co-director: Mónico Linares.
1998-99	15.2	“Caracterización de Transistores MOS para Aplicaciones en Alta Frecuencia”, proyecto de Investigación Inicial apoyado por el CONACyT, clave 211290-5-I26894A.
2000-01	15.3	“Characterization and Modeling of High-Frequency MOS Transistors”, proyecto conjunto con el “Interuniversitair Micro-Elektronica Centrum” (IMEC) en Heverlee, Bélgica.
2001-03	15.4	“Caracterización de Componentes Parásitas y Modelado del Transistor MOS usando Técnicas de Alta Frecuencia”, proyecto apoyado por el CONACyT, clave 33810-A.
2002-04	15.5	“LABDILEIT: Laboratory for Distance Learning based on Internet Technology”, proyecto dentro del marco del programa Alfa-2 de la Comunidad Europea.
2009-12	15.6	“Caracterización en Altas Frecuencias de Componentes para Circuitos Integrados CMOS/MEMS”, proyecto apoyado por el CONACyT, clave 83774-Y.
2018-21	15.7	“Física, Modelado y Caracterización de Dispositivos y Circuitos para Comunicaciones Inalámbricas”, proyecto apoyado por el CONACyT, clave 285199.

16.- CURSOS DE EDUCACIÓN CONTINUA

1992	16.1	“Didáctica para Estudios de Postgrado”, INAOE, Tonantzintla, Puebla, México, marzo-abril 1992 (20 horas).
	16.2	“Hybrid and Multi-Chip Module Design”, Hughes Aircraft, California, EUA, diciembre 1992 (40 horas).
1995	16.3	“Hacia una Definición de las Aplicaciones para Circuitos de Alta Frecuencia: Silicio y Compuestos III-V”, INAOE, Tonantzintla, Puebla, México, diciembre 1995 (20 horas).
1996	16.4	“Model 360B Network Analyzer User Training Course”, INAOE, Tonantzintla, Puebla, México, julio 1996 (20 horas).
1999	16.5	“RF IC Design for Wireless Communication Systems”, Instituto Federal de Tecnología de Suiza, Lausanna, Suiza, junio-julio 1999 (30 horas).
2009	16.6	“MEMS SUMMIT V Technology”, Sandia National Laboratories, Albuquerque, Nuevo México, EUA, diciembre 2009 (20 horas).
2016	16.7	“Fundamentals of Spectrum Analysis”; “Fundamentals of Power Measurements”; “Fundamentals of Vector Network Analysis”; “Calibration in Vector Network Analysis”, Rohde & Schwarz, Londres, Inglaterra, octubre 2016 (6 horas).

17.- MEMBRESÍAS

1992-	Miembro de IEEE desde mayo 1992 (No. 3107919). Nombramiento a Senior Member, 16 de febrero de 2002.
2002-a la fecha	Miembro del Sistema Nacional de Investigadores, Nivel 1, julio 2002 a la fecha.
2004-2007	Miembro del Consejo Directivo del Iberoamerican Science and Technology Education Consortium (ISTEC), enero 2004 a junio 2007.
2004-2008	Tesorero del Consejo Mexicano de Estudios de Posgrado, A.C. (COMEPO), enero 2004 a mayo 2008.
2004-	Miembro de la Academia Mexicana de Ciencias, AC, desde diciembre 2004.
2007-2014	Presidente del Consejo Directivo del Iberoamerican Science and Technology Education Consortium (ISTEC), julio 2007 a febrero 2014.
2014-to-date	Presidente del Iberoamerican Science and Technology Education Consortium (ISTEC), febrero 2014 a la fecha.
2008-2009	Vicepresidente del Consejo Mexicano de Estudios de Posgrado, A.C. (COMEPO), mayo 2008 a octubre 2009.
2009-2010	Presidente del Consejo Mexicano de Estudios de Posgrado, A.C. (COMEPO), Octubre 2009 a Octubre 2010.
2016-a la fecha	Miembro de la European Microwave Association, octubre 2016 a la fecha.

18.- PARTICIPACIÓN EN COMITÉS ORGANIZADORES DE CONFERENCIAS

- 1999** **Publicity Chair** para el *Third IEEE International Workshop on Design of Mixed-Mode Circuits and Applications*, Puerto Vallarta, Jalisco, México, julio 26-28 1999.
- 2000** **Local Arrangements Chair** para el *Third IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2000)*, Cancún, Quintana Roo, México, marzo 15-17 2000.
- 2001** **Local Arrangements Chair** para el *Second IEEE Latin American Test Workshop*, Cancún, Quintana Roo, México, febrero 11-14 2001.
- Presidente del Comité Organizador** para el *Segundo Encuentro de Investigación*, Tonantzintla, Puebla, México, Noviembre 14-15 2001.
- 2002** **Miembro del International Committee** para el *Fourth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2002)*, Aruba, Antillas Holandesas, abril 17-19 2002.
- Presidente del Comité Organizador** del *Primer Taller Mesoamericano y del Caribe de Biblioteca Digital y Educación a Distancia*, Tonantzintla, Puebla, México, mayo 15-17 2002.
- Presidente del Comité Organizador** para el *Tercer Encuentro de Investigación*, Tonantzintla, Puebla, México, Noviembre 14-15 2002.
- Coordinador General del Comité Organizador** del *IEEE Latin American CAS Tour 2002*, Tonantzintla, Puebla, México, noviembre 18-22 2002.
- 2003** **Co-Presidente del Programa Técnico** para el *XIII Congreso Internacional de Electrónica, Comunicaciones y Computadoras (CONIELECOMP 2003)*, Cholula, Puebla, México, febrero 24-26 2003.
- Coordinador General del Comité Organizador** de la *Conferencia Internacional de Dispositivos, Circuitos y Sistemas Veracruz 2003*, Boca del Río, Veracruz, México, junio 25-27 2003.
- Presidente del Comité Organizador** para el *Cuarto Encuentro de Investigación*, Tonantzintla, Puebla, México, noviembre 13-14 2003.

2004

Coordinador de Finanzas para el *XVIII Congreso Nacional de Posgrado*, Culiacán, Sinaloa, México, octubre 17-19 2004.

Coordinador Nacional de la Expo-Posgrado durante el *XVIII Congreso Nacional de Posgrado*, Culiacán, Sinaloa, México, octubre 17-19 2004.

Vice-Presidente del Comité Organizador del *IV Congreso Iberoamericano de Sensores (IBERSENSOR 2004)*, Puebla, Puebla, México, octubre 27-29 2004.

Miembro del Technical Program Committee para el *Fifth IEEE International Caracas Conference on Devices, Circuits and Systems (ICCDCS2004)*, Punta Cana, República Dominicana, noviembre 3-5 2004.

Presidente del Comité Organizador para el *Quinto Encuentro de Investigación*, Tonantzintla, Puebla, México, noviembre 8-9 2004.

Coordinador General del Comité Organizador del *IEEE Latin American CAS Tour 2004*, Boca del Río, Veracruz, México, noviembre 17-19 2004.

2005

Miembro del Comité Técnico del *XI Taller Iberchip (IWS-2005)*, Salvador de Bahía, Brasil, marzo 28-30, 2005.

Coordinador de Finanzas para el *XIX Congreso Nacional de Posgrado*, Puebla, Puebla, México, septiembre 19-21, 2005.

Presidente del Comité Organizador para el *Sexto Encuentro de Investigación*, Tonantzintla, Puebla, México, octubre 27-28 2005.

2006

Miembro del Comité Técnico del *XII Taller Iberchip (IWS-2006)*, San José, Costa Rica, marzo 22-24, 2006.

General Chair para el *Sixth IEEE International Caribbean Conference on Devices, Circuits and Systems (ICCDCS2006)*, Playa del Carmen, Quintana Roo, México, abril 26-28 2006.

Coordinador de Finanzas para el *XX Congreso Nacional de Posgrado*, México, D.F., México, octubre 16-17 2006.

Coordinador General de la Expo-Posgrado durante el *XX Congreso Nacional de Posgrado*, México, D.F., México, octubre 16-17 2006.

Miembro del Comité Técnico del *Simposio de Metrología 2006*, Querétaro, Querétaro, octubre 25-27 2006.

Miembro del Comité Técnico de la *36th ASEE/IEEE Frontiers in Education Conference*, San Diego, California, EUA, octubre 28-31 2006.

Presidente del Comité Organizador para el *Séptimo Encuentro de Investigación*, Tonantzintla, Puebla, México, noviembre 8 y 9, 2006.

2007

Miembro del Comité Técnico del *XIII Taller Iberchip (IWS-2007)*, Lima, Perú, marzo 14-16, 2007.

Miembro del Comité Técnico del *XVIII European Conference on Circuit Theory and Design (ECCTD 2007)*, Sevilla, España, agosto 26-30, 2007.

Miembro del Comité Técnico de la *37th ASEE/IEEE Frontiers in Education Conference*, Milwaukee, Wisconsin, EUA, octubre 10-13 2007.

Presidente del Comité Organizador para el *Octavo Encuentro de Investigación*, Tonantzintla, Puebla, México, noviembre 8 y 9, 2007.

Coordinador de Finanzas para el *XXI Congreso Nacional de Posgrado*, Guadalajara, Jalisco, México, noviembre 20-23 2007.

Coordinador General de la Expo-Posgrado durante el *XXI Congreso Nacional de Posgrado*, Guadalajara, Jalisco, México, noviembre 20-23, 2007.

Miembro del Comité Técnico del *XXII Conference on Design of Circuits and Integrated Systems (DCIS 07)*, Sevilla, España, noviembre 21-23, 2007.

Local Arrangements Chair para el *Workshop on Frontiers in Electronics (WOFE 2007)*, Cozumel, Quintana Roo, México, diciembre 15-19 2007.

2008

Local Arrangements Chair para el *Ninth IEEE Latin American Test Workshop*, Puebla, Puebla, México, febrero 18-20 2008.

General Co-Chair para el *XIV Taller Iberchip (IWS-2008)*, Puebla, Puebla, México, febrero 20-22 2008.

Finance and Global Arrangements Chair para la *Seventh IEEE International Caribbean Conference on Devices, Circuits and Systems (ICCDCS2008)*, Cancún, Quintana Roo, México, abril 28-30 2008.

Miembro del Comité Técnico del *Simposio de Metrología 2008*, Querétaro, Querétaro, octubre 22-24, 2008.

Miembro del Comité Técnico de la *38th ASEE/IEEE Frontiers in Education Conference*, Saratoga Springs, Nueva York, EUA, octubre 22-25 2008.

Presidente del Comité Organizador para el *XXII Congreso Nacional de Posgrado*, Mérida, Yucatán, octubre 27 a 29, 2008.

Presidente del Comité Organizador para el *Noveno Encuentro de Investigación*, Tonantzintla, Puebla, México, noviembre 6 y 7, 2008.

Miembro del Comité Técnico del *XXIII Conference on Design of Circuits and Integrated Systems (DCIS 08)*, Grenoble, Francia, noviembre 12-14, 2008.

Local Arrangements Chair para el *Second Dependable Circuit Design Conference*, Playa del Carmen, Quintana Roo, México, noviembre 27-28, 2008.

2009

Miembro del Comité Técnico del *2009 International Workshop Series on Signal Integrity and High-Speed Interconnects (IMWS2009-R9)*, Guadalajara, Jalisco, México, febrero 20-21 2009.

Miembro del Comité Técnico del *XV International Workshop IBERCHIP (IWS 2009)*, Buenos Aires, Argentina, marzo 25-27 2009.

Miembro del Comité Técnico de la *39th ASEE/IEEE Frontiers in Education Conference*, San Antonio, Texas, EUA, octubre 18-21 2009.

Presidente del Comité Organizador para el *XXIII Congreso Nacional de Posgrado*, San Luis Potosí, San Luis Potosí, México, octubre 12 a 14, 2009.

Vice-Presidente del Comité de Programa para la *XVII Asamblea General del Iberoamerican Science and Technology Education Consortium*, Albuquerque, Nuevo México, EUA, octubre 26-30, 2009.

Presidente del Comité Organizador para el *Décimo Encuentro de Investigación*, Tonantzintla, Puebla, México, noviembre 5 y 6, 2009.

Presidente del Comité Local de Organización y Presidente de Finanzas del *IEEE Circuits and Systems for Medical and Environmental Applications Workshop (CASME 09)*, Mérida, Yucatán, México, diciembre 14-16, 2009.

2010

Miembro del Comité Técnico del *XVI International Workshop IBERCHIP (IWS 2010)*, Iguazú, Brasil, febrero 23-25 2010.

Miembro del Comité Técnico de la *40th ASEE/IEEE Frontiers in Education Conference*, Washington, DC, EUA, octubre 27-30 2010.

Presidente del Comité Organizador para el *XXIV Congreso Nacional de Posgrado*, Colima, Colima, México, octubre 6 a 8, 2010.

Presidente del Comité Organizador para el *Undécimo Encuentro de Investigación*, Tonantzintla, Puebla, México, noviembre 4 y 5, 2010.

Presidente del Comité Local de Organización y Presidente de Finanzas del *IEEE Circuits and Systems for Medical and Environmental Applications Workshop (CASME 10)*, Mérida, Yucatán, México, diciembre 13-15, 2010.

2011

Presidente del Comité Académico del *XVII International Workshop IBERCHIP (IWS 2011)*, Bogotá, Colombia, febrero 23-25 2011.

Miembro del Comité Técnico del *12th IEEE Latin American Test Workshop (LATW 2011)*, Porto de Galinhas, Brasil, marzo 27-30 2011.

Miembro del Comité Técnico de la *41st ASEE/IEEE Frontiers in Education Conference*, Rapid City, South Dakota, EUA, octubre 12-15 2011.

2012

Presidente del Comité Local de Organización y Presidente de Finanzas del *IEEE Circuits and Systems for Medical and Environmental Applications Workshop (CASME 12)*, Mérida, Yucatán, México, enero 9-10, 2012.

General Co-Chair y Tesorero para el *XVIII Taller Iberchip (IWS-2012)*, Playa del Carmen, Quintana Roo, México, febrero 29-Marzo 2 2012.

Tesorero para el *Third IEEE Latin American Symposium on Circuits and Systems (LASCAS 2012)*, Playa del Carmen, Quintana Roo, México, febrero 29-Marzo 2 2012.

Presidente del Comité Local y Tesorero del *13th IEEE Latin American Test Workshop (LATW 2012)*, Quito, Ecuador, abril 10-13 2012.

General Co-Chair para la *Design and Test Summer School*, Puebla, Puebla, México, octubre 25 y 26, 2012.

2014

Miembro del Comité Técnico del *5th Latin American Symposium on Circuits and Systems (LASCAS 2014)*, Santiago, Chile, febrero 25-28, 2014.

Presidente del Comité Global y Tesorero para la *XX Asamblea General del Consorcio Iberoamericano para la Educación en Ciencia y Tecnología (ISTEC)*, Tonantzintla, Puebla, México, Marzo 25-28, 2014.

Presidente del Comité Global y Tesorero para la *IEEE International Caribbean Conference on Devices, Circuits and Systems (ICDCS 2014)*, Playa del Carmen, Quintana Roo, México, abril 2-4, 2014.

Co-Organizador de la Sesión Especial para América Latina en el marco del *IEEE International Microwave Symposium (IMS 2014)*, Tampa, Florida, EUA, junio 4, 2014.

Presidente del Comité Global y Tesorero para *22nd IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC 2014)*, Playa del Carmen, Quintana Roo, México, octubre 6-8, 2014.

2015

Miembro del Comité Técnico del *6th Latin American Symposium on Circuits and Systems (LASCAS 2015)*, Montevideo, Uruguay, febrero 24-27, 2015.

Co-Organizador de la Sesión Especial para América Latina en el marco del *IEEE International Microwave Symposium (IMS 2015)*, Phoenix, Arizona, EUA, mayo 21, 2015.

Presidente del Comité Local de la *11th International School on the Effects of Radiation on Embedded Systems for Space Applications (SERESSA 2015)*, Puebla, México, noviembre 30-4 diciembre, 2015.

2016

Miembro del Comité Técnico del *7th Latin American Symposium on Circuits and Systems (LASCAS 2016)*, Florianópolis, Brasil, febrero 28-2 marzo, 2016.

Co-Organizador de la Sesión Especial “Microwaves in the Americas” en el marco de la *European Microwave Conference (46th EuMC)*, Londres, Inglaterra, octubre 6, 2016.

Co-Presidente del Comité Técnico de Programa para *Latin American Microwave Conference (LAMC 2016)*, Puerto Vallarta, Jalisco, México, diciembre 12-14, 2016.

2017

Miembro del Comité Técnico del 8th *Latin American Symposium on Circuits and Systems (LASCAS 2017)*, Bariloche, Argentina, February 20-23, 2017.

Co-Presidente de 2017 International Caribbean Conference on Devices, Circuits and Systems (*ICCDCS 2017*), Cozumel, Quintana Roo, México, junio 5-7, 2017.

2018

Co-Presidente del 2018 Latin American Symposium on Circuits and Systems, Puerto Vallarta, Jalisco, México, febrero 25-28, 2018.